Architecture des ordinateurs

Samuele Giraudo

Université Paris-Est Marne-la-Vallée LIGM, bureau 4B055 samuele.giraudo@univ-mlv.fr http://igm.univ-mlv.fr/~giraudo/

L'informatique

Informatique : contraction d'« information » et d'« automatique »
→ Traitement automatique de l'information.

L'informatique

Informatique : contraction d'« information » et d'« automatique » ~ Traitement automatique de l'information.

Ordinateur : machine automatique de traitement de l'information obéissant à des programmes formés par des suites d'opérations arithmétiques et logiques.

L'informatique

Informatique : contraction d'« information » et d'« automatique »
→ Traitement automatique de l'information.

Ordinateur : machine automatique de traitement de l'information obéissant à des programmes formés par des suites d'opérations arithmétiques et logiques.

On utilise des ordinateurs pour

- 1 accélérer les calculs;
- 2 traiter de gros volumes de données.

Point de vue adopté

« L'informatique n'est pas plus la science des ordinateurs que l'astronomie n'est celle des télescopes. »

— M. R. Fellows, I. Parberry

Point de vue adopté

« L'informatique n'est pas plus la science des ordinateurs que l'astronomie n'est celle des télescopes. »

— M. R. Fellows, I. Parberry

L'informatique est un donc vaste domaine qui comprend, entre autres,

- l'algorithmique;
- la combinatoire;
- la calculabilité;
- la cryptographie;

- l'intelligence artificielle;
- le traitement d'images;
- les réseaux;
- l'étude des machines.

Point de vue adopté

« L'informatique n'est pas plus la science des ordinateurs que l'astronomie n'est celle des télescopes. »

— M. R. Fellows, I. Parberry

L'informatique est un donc vaste domaine qui comprend, entre autres,

- l'algorithmique;
- la combinatoire;
- la calculabilité;
- la cryptographie;

- l'intelligence artificielle;
- le traitement d'images;
- les réseaux;
- l'étude des machines.

Ce cours s'inscrit dans ce dernier point.

Trois axes principaux:

1 introduction au codage des données;

Trois axes principaux:

- 1 introduction au codage des données;
- connaissance des principes de fonctionnement d'un ordinateur;

Trois axes principaux:

- 1 introduction au codage des données;
- connaissance des principes de fonctionnement d'un ordinateur;
- 3 bases de la programmation en langage machine.

Trois axes principaux:

- 1 introduction au codage des données;
- connaissance des principes de fonctionnement d'un ordinateur;
- 3 bases de la programmation en langage machine.

Bibliographie (minimale):

■ P. Carter, PC Assembly Language, 2006, http://www.drpaulcarter.com/pcasm/.

Plan du cours

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors
- 2 Représentation
 - Bits
 - Entiers
 - Réels

- Caractères
- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions
- 4 Optimisations
 - Pipelines
 - Mémoires

Plan

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors

Plan

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors

-350 : Aristote fonda les bases de la logique.

-350 : Aristote fonda les bases de la logique.

1703 : G. W. Leibniz inventa le système binaire.

-350 : Aristote fonda les bases de la logique.

1703 : G. W. Leibniz inventa le système binaire.

1854 : G. Boole introduisit l'algèbre de Boole.

```
-350 : Aristote fonda les bases de la logique.
```

1703 : G. W. Leibniz inventa le système binaire.

1854 : G. Boole introduisit l'algèbre de Boole.

1936 : A. M. Turing introduisit la machine de Turing.

```
-350 : Aristote fonda les bases de la logique.
```

1703 : G. W. Leibniz inventa le système binaire.

1854 : G. Boole introduisit l'algèbre de Boole.

1936 : A. M. Turing introduisit la machine de Turing.

1938 : C. Shannon expliqua comment utiliser l'algèbre de Boole dans des circuits.

- -350 : Aristote fonda les bases de la logique.
- 1703 : G. W. Leibniz inventa le système binaire.
- 1854 : G. Boole introduisit l'algèbre de Boole.
- 1936 : A. M. Turing introduisit la machine de Turing.
- 1938 : C. Shannon expliqua comment utiliser l'algèbre de Boole dans des circuits
- 1945 : J. von Neumann définit l'architecture des ordinateurs modernes : la machine de von Neumann.

- -350 : Aristote fonda les bases de la logique.
- 1703 : G. W. Leibniz inventa le système binaire.
- 1854 : G. Boole introduisit l'algèbre de Boole.
- 1936 : A. M. Turing introduisit la machine de Turing.
- 1938 : C. Shannon expliqua comment utiliser l'algèbre de Boole dans des circuits
- 1945 : J. von Neumann définit l'architecture des ordinateurs modernes : la machine de von Neumann.
- 1948 : C. Shannon introduisit la théorie de l'information.

1904 : J. A. Fleming inventa la diode à vide.

1904 : J. A. Fleming inventa la diode à vide.

1948 : J. Bardeen, W. Shockley et W. Brattain inventèrent le transistor.

1904 : J. A. Fleming inventa la diode à vide.

1948 : J. Bardeen, W. Shockley et W. Brattain inventèrent le transistor.

1958 : J. Kilby construisit le premier circuit intégré.

- 1904 : J. A. Fleming inventa la diode à vide.
- 1948 : J. Bardeen, W. Shockley et W. Brattain inventèrent le transistor.
- 1958 : J. Kilby construisit le premier circuit intégré.
- 1971 : La société Intel conçut le premier microprocesseur, l'INTEL 4004.

Antiquité : utilisation et conception d'abaques.

Antiquité : utilisation et conception d'abaques.

1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.

Antiquité : utilisation et conception d'abaques.

1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.

1642 : B. Pascal construisit la Pascaline.

Antiquité : utilisation et conception d'abaques.

1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.

1642 : B. Pascal construisit la Pascaline.

1801 : J. M. Jacquard inventa le premier métier à tisser programmable.

Antiquité : utilisation et conception d'abaques.

1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.

1642 : B. Pascal construisit la Pascaline.

1801 : J. M. Jacquard inventa le premier métier à tisser programmable.

1834 : C. Babbage proposa les plans de la machine analytique.

- Antiquité : utilisation et conception d'abaques.
 - 1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.
 - 1642 : B. Pascal construisit la Pascaline.
 - 1801 : J. M. Jacquard inventa le premier métier à tisser programmable.
 - 1834 : C. Babbage proposa les plans de la machine analytique.
 - 1887 : H. Hollerith construisit une machine à cartes perforées.

- Antiquité : utilisation et conception d'abaques.
 - 1623 : W. Schickard conçut les plans de la première machine à calculer, l'horloge calculante.
 - 1642 : B. Pascal construisit la Pascaline.
 - 1801 : J. M. Jacquard inventa le premier métier à tisser programmable.
 - 1834 : C. Babbage proposa les plans de la machine analytique.
 - 1887 : H. Hollerith construisit une machine à cartes perforées.
 - 1949 : M. V. Wilkes créa un ordinateur à architecture de von Neumann, l'EDSAC.

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

1^{re} génération : de 1936 à 1956, emploi de **tubes à vide**.

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

```
1<sup>re</sup> génération : de 1936 à 1956, emploi de tubes à vide.
```

2^e génération : de 1956 à 1963, emploi de **transistors**.

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

```
1<sup>re</sup> génération : de 1936 à 1956, emploi de tubes à vide.
```

2^e génération : de 1956 à 1963, emploi de **transistors**.

3e génération : de 1963 à 1971, emploi de circuits intégrés.

Les générations d'ordinateurs

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

```
1<sup>re</sup> génération : de 1936 à 1956, emploi de tubes à vide.
```

2^e génération : de 1956 à 1963, emploi de **transistors**.

3^e génération : de 1963 à 1971, emploi de circuits intégrés.

4^e génération : de 1971 à 2014 (et plus), emploi de **microprocesseurs**.

Les générations d'ordinateurs

Le dernier siècle peut se découper en générations, suivant le matériel utilisé. Des quatre principales avancées technologiques découlent les quatre générations suivantes.

```
1<sup>re</sup> génération : de 1936 à 1956, emploi de tubes à vide.
```

2^e génération : de 1956 à 1963, emploi de **transistors**.

3^e génération : de 1963 à 1971, emploi de circuits intégrés.

4e génération : de 1971 à 2014 (et plus), emploi de microprocesseurs.

Parcourons maintenant l'évolution des machines en les rangeant en trois catégories : les machines à mécanismes, les machines à lampes, les machines à transistors.

Plan

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors

Le temps des machines à mécanismes

Cette période s'étend de l'antiquité et se termine dans les années 1930.

Le temps des machines à mécanismes

Cette période s'étend de l'antiquité et se termine dans les années 1930.

Souvent d'initiative isolées, les machines construites à cette époque possédaient néanmoins souvent quelques points communs :

- utilisation d'engrenages et de courroies;
- nécessité d'une source physique de mouvement pour fonctionner;
- machines construites pour un objectif fixé a priori;
- espace de stockage très faible ou inexistant.

Le temps des machines à mécanismes

Cette période s'étend de l'antiquité et se termine dans les années 1930.

Souvent d'initiative isolées, les machines construites à cette époque possédaient néanmoins souvent quelques points communs :

- utilisation d'engrenages et de courroies;
- nécessité d'une source physique de mouvement pour fonctionner;
- machines construites pour un objectif fixé a priori;
- espace de stockage très faible ou inexistant.

Ces machines faisaient appel à des connaissances théoriques assez rudimentaires, toute proportion gardée vis-à-vis de leur époque d'introduction.

Les abaques

Abaque : instrument mécanique permettant de réaliser des calculs.

Exemples:



Cailloux



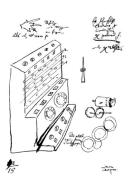
Bouliers



Bâtons de Napier (J. Napier, 1617)

L'horloge calculante

En 1623, Schickard écrivit à Kepler pour lui présenter les plans de son « horloge calculante ».





Elle permettait de faire des calculs arithmétiques, utilisait des roues dentées et gérait le report de retenue. Elle ne fut construite qu'en 1960.

La Pascaline

En 1642, Pascal conçu la « Pascaline ».



Elle permettait de réaliser des additions et soustractions de nombres décimaux jusqu'à six chiffres.

La Pascaline

En 1642, Pascal conçu la « Pascaline ».



Elle permettait de réaliser des additions et soustractions de nombres décimaux jusqu'à six chiffres.

En 1671, Leibniz améliora la Pascaline de sorte à gérer multiplications et divisions.



La Pascaline

En 1642, Pascal conçu la « Pascaline ».



Elle permettait de réaliser des additions et soustractions de nombres décimaux jusqu'à six chiffres.

En 1671, Leibniz améliora la Pascaline de sorte à gérer multiplications et divisions.



Ces machines permettent de faire des calculs mais leur **tâche** est **fixée** dès leur construction : la notion de programme n'existe pas encore.

Le métier à tisser programmable



Il était piloté par des cartes perforées. Celles-ci dirigeait le comportement de la machine pour tisser des motifs voulus.

Le métier à tisser programmable

En 1801, Jacquard proposa le premier métier à tisser programmable, le « Métier Jacquard ».

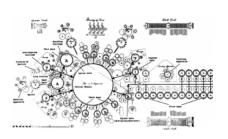


Il était piloté par des cartes perforées. Celles-ci dirigeait le comportement de la machine pour tisser des motifs voulus.

Ces cartes jouaient le rôle de **programme** : une même machine pouvait exécuter des tâches différentes sans avoir à être matériellement modifiée.

La machine analytique

En 1834, Babbage proposa les plans d'une machine, la machine analytique.



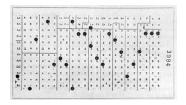


Il ne put cependant pas la construire. Elle ne le fut finalement que dans les années 1990.

La machine à cartes perforées

En 1887, Hollerith construisit une machine à carte perforées pour faciliter le recensement de la population des États-Unis.





Les cartes perforées servaient à décrire les caractéristiques des individus en y perçant des trous.

La machine pouvait ainsi dénombrer les individus selon plusieurs critères.

Plan

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors

Cette période débuta dans les années 1930 avec l'introduction de la machine (théorique) de Turing et se termina dans les années 1950.

Cette période débuta dans les années 1930 avec l'introduction de la machine (théorique) de Turing et se termina dans les années 1950.

D'un point de vue matériel, elle était basée sur

- les relais;
- les tubes à vide ;

- les mémoires à tores de ferrite;
- les bandes magnétiques.

Cette période débuta dans les années 1930 avec l'introduction de la machine (théorique) de Turing et se termina dans les années 1950.

D'un point de vue matériel, elle était basée sur

- les relais;
- les tubes à vide :

- les mémoires à tores de ferrite;
- les bandes magnétiques.

D'un **point de vue théorique**, elle avait pour fondements le système binaire, la machine de Turing et l'architecture de von Neumann.

Cette période débuta dans les années 1930 avec l'introduction de la machine (théorique) de Turing et se termina dans les années 1950.

D'un point de vue matériel, elle était basée sur

les relais;

■ les mémoires à tores de ferrite;

■ les tubes à vide;

les bandes magnétiques.

D'un **point de vue théorique**, elle avait pour fondements le système binaire, la machine de Turing et l'architecture de von Neumann.

Les machines de cette ère se programmaient en

- langage machine pour les toutes premières;
- assembleur.

La diode à vide

En 1904, Fleming inventa la diode à vide.



Elle s'utilise principalement comme interrupteur ou comme amplificateur de signal électrique.

Ceci mena à l'invention des **tubes** à **vide**, composants électriques utilisés dans la conception des télévision, postes de radio et les premières machines électriques.



Ils sont encore utilisés aujourd'hui dans des domaines très précis : fours à micro-ondes, amplificateurs audio et radars entre autres.

Le système binaire, la logique et l'électronique

En 1703, Leibniz s'intéressa à la représentation des nombres en binaire et à leurs opérations.

Le système binaire, la logique et l'électronique

En 1703, Leibniz s'intéressa à la représentation des nombres en binaire et à leurs opérations.

Les bases de la logique étaient connues au temps d'Aristote mais il fallut attendre 1854 pour que Boole formalise la notion de calcul booléen.

Celui-ci est formé de deux valeur, le **faux** (codé par le 0 binaire) et le **vrai** (codé par le 1 binaire) et par diverses opérations :

- le *ou* logique, noté ∨ ;
- le *et* logique, noté ∧;

- le ou exclusif, noté ⊕;
- la *négation* logique, notée ¬.

Le système binaire, la logique et l'électronique

En 1703, Leibniz s'intéressa à la représentation des nombres en binaire et à leurs opérations.

Les bases de la logique étaient connues au temps d'Aristote mais il fallut attendre 1854 pour que Boole formalise la notion de calcul booléen.

Celui-ci est formé de deux valeur, le **faux** (codé par le 0 binaire) et le **vrai** (codé par le 1 binaire) et par diverses opérations :

■ le *ou* logique, noté ∨;

- I
- le *ou exclusif*, noté \oplus ;

■ le et logique, noté ∧;

lacktriangle la *négation* logique, notée \lnot .

Ces opérations donnèrent lieu aux **portes logiques** dans les machines et constituent les composants de base des unités chargées de réaliser des calculs arithmétique ou logiques.









La machine de Turing est un concept mathématique qui fut découvert par Turing en 1936.

Son but est de fournir une abstraction des mécanismes de calcul.

La machine de Turing est un concept mathématique qui fut découvert par Turing en 1936.

Son but est de fournir une abstraction des mécanismes de calcul.

Elle pose la définition de ce qui est calculable :

« tout ce qui est effectivement *calculable* est calculable par une machine de Turing ».

La machine de Turing est un concept mathématique qui fut découvert par Turing en 1936.

Son but est de fournir une abstraction des mécanismes de calcul.

Elle pose la définition de ce qui est calculable :

« tout ce qui est effectivement calculable est calculable par une machine de Turing ».

De manière intuitive, une machine de Turing est une machine qui travaille sur un ruban (infini) contenant des cases qui peuvent être soit vides, soit contenir la valeur 1, soit contenir la valeur 0.

Une tête de lecture/écriture, pilotée par un programme, vient produire un résultat sur le ruban.

La machine de Turing est un concept mathématique qui fut découvert par Turing en 1936.

Son but est de fournir une abstraction des mécanismes de calcul.

Elle pose la définition de ce qui est calculable :

« tout ce qui est effectivement calculable est calculable par une machine de Turing ».

De manière intuitive, une machine de Turing est une machine qui travaille sur un ruban (infini) contenant des cases qui peuvent être soit vides, soit contenir la valeur 1, soit contenir la valeur 0.

Une tête de lecture/écriture, pilotée par un programme, vient produire un résultat sur le ruban.

Un machine est **Turing-complète** si elle peut calculer tout ce que peut calculer une machine de Turing.

L'architecture de von Neumann est un modèle organisationnel d'ordinateurs décrit par von Neumann en 1945.

L'architecture de von Neumann est un modèle organisationnel d'ordinateurs décrit par von Neumann en 1945.

Quelques caractéristiques importantes :

 une machine de von Neumann possède diverses parties bien distinctes et dédiées à des tâches précises (mémoire, unité de calcul et unité de contrôle);

L'architecture de von Neumann est un modèle organisationnel d'ordinateurs décrit par von Neumann en 1945.

Quelques caractéristiques importantes :

- une machine de von Neumann possède diverses parties bien distinctes et dédiées à des tâches précises (mémoire, unité de calcul et unité de contrôle);
- le programme à exécuter se situe dans la mémoire interne de la machine (un programme est une donnée comme une autre). Cette caractéristique se nomme machine à programme enregistré;

L'architecture de von Neumann est un modèle organisationnel d'ordinateurs décrit par von Neumann en 1945.

Quelques caractéristiques importantes :

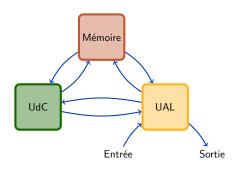
- une machine de von Neumann possède diverses parties bien distinctes et dédiées à des tâches précises (mémoire, unité de calcul et unité de contrôle);
- le programme à exécuter se situe dans la mémoire interne de la machine (un programme est une donnée comme une autre). Cette caractéristique se nomme machine à programme enregistré;
- elle est pourvue d'entrées et de sorties qui permettent la saisie et la lecture de données par un humain ou bien par une autre machine.

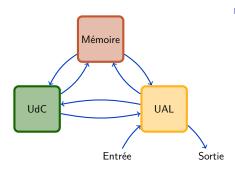
L'architecture de von Neumann est un modèle organisationnel d'ordinateurs décrit par von Neumann en 1945.

Quelques caractéristiques importantes :

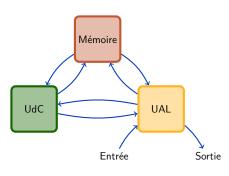
- une machine de von Neumann possède diverses parties bien distinctes et dédiées à des tâches précises (mémoire, unité de calcul et unité de contrôle);
- le programme à exécuter se situe dans la mémoire interne de la machine (un programme est une donnée comme une autre). Cette caractéristique se nomme machine à programme enregistré;
- elle est pourvue d'entrées et de sorties qui permettent la saisie et la lecture de données par un humain ou bien par une autre machine.

Encore aujourd'hui la très grande majorité des ordinateurs sont des machines de von Neumann.



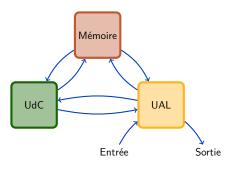


■ La mémoire contient à la fois des données et le programme en cours d'exécution.



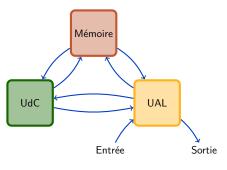
- La mémoire contient à la fois des données et le programme en cours d'exécution.
- L'UdC, Unité de Contrôle, permet de traiter les instructions contenues dans le programme. Elle est chargée du séquençage des opérations.

L'architecture de von Neumann



- La mémoire contient à la fois des données et le programme en cours d'exécution.
- L'UdC, Unité de Contrôle, permet de traiter les instructions contenues dans le programme. Elle est chargée du séquençage des opérations.
- L'UAL, Unité Arithmétique et Logique, permet de réaliser des instructions élémentaires : opérations arithmétiques $(+, -, \times, /, \ldots)$, opérations logiques $(\lor, \land, \oplus, \neg, \ldots)$, opérations de comparaison $(=, \neq, \leqslant, <, \ldots)$.

L'architecture de von Neumann



- La mémoire contient à la fois des données et le programme en cours d'exécution.
- L'UdC, Unité de Contrôle, permet de traiter les instructions contenues dans le programme. Elle est chargée du séquençage des opérations.
- L'UAL, Unité Arithmétique et Logique, permet de réaliser des instructions élémentaires : opérations arithmétiques $(+, -, \times, /, \ldots)$, opérations logiques $(\vee, \wedge, \oplus, \neg, \ldots)$, opérations de comparaison $(=, \neq, \leq, <, \ldots)$.
- L'entrée permet de recevoir des informations.
- La sortie permet d'envoyer des informations.

L'ABC

L'Atanasoff–Berry Computer (ABC) fut le premier ordinateur numérique électronique. Il fut construit en 1937 par Atanasoff et Berry.



Il représentait les données en binaire et il adoptait une séparation entre mémoire et unité de calcul.

Il a été construit pour la résolution de systèmes d'équations linéaires (il pouvait manipuler des systèmes à vingt-neuf équations).

L'ASCC

L'Automatic Sequence Controlled Calculator (ASCC), également appelé Harvard Mark I, fut construit par IBM en 1944. Il fut le premier ordinateur a **exécution totalement automatique**.



Il pouvait réaliser une multiplication de nombres de vingt-trois chiffres décimaux en six secondes, une division en quinze secondes et des calculs trigonométriques en une minute.

Il ne vérifie pas l'architecture de von Neumann car il fonctionne à cartes perforées (le programme n'est pas une donnée).

L'ENIAC

L'Electronic Numerical Integrator Analyser and Computer (ENIAC) fut achevé en 1946. C'est le premier ordinateur électronique **Turing-complet**.



Il pouvait réaliser des multiplications de nombres de dix chiffres décimaux en trois millièmes de seconde.

Il contient 17468 tubes à vide et sa masse est de trente tonnes.

L'EDSAC

L'Electronic Delay Storage Automatic Calculator (EDSAC), descendant de l'ENIAC, fut contruit en 1949. C'est une machine de von Neumann.



Sa mémoire utilisable est organisée en 1024 régions de 17 bits. Une instruction est représentée par un code 5 bits, suivi d'un bit de séparation, de 10 bits d'adresse et d'un bit de contrôle.

Plan

- 1 Histoire
 - Chronologies
 - Mécanismes
 - Lampes
 - Transistors

Cette période débuta dans les années 1950 et se prolonge encore aujourd'hui (en 2014).

Cette période débuta dans les années 1950 et se prolonge encore aujourd'hui (en 2014).

D'un point de vue matériel, elle se base sur

- les transistors;
- les circuits intégrés;

- les microprocesseurs;
- les mémoires SRAM et flash.

Cette période débuta dans les années 1950 et se prolonge encore aujourd'hui (en 2014).

D'un point de vue matériel, elle se base sur

les transistors;

les microprocesseurs;

les circuits intégrés;

les mémoires SRAM et flash.

D'un **point de vue théorique**, il y a assez peu de différences par rapport à l'ère précédente. Les machines sont de von Neumann et Turing-complètes. Les principales avancées théoriques sont de nature algorithmique où de nombreuses découvertes ont été réalisées.

Cette période débuta dans les années 1950 et se prolonge encore aujourd'hui (en 2014).

D'un point de vue matériel, elle se base sur

les transistors;

les microprocesseurs;

les circuits intégrés;

les mémoires SRAM et flash.

D'un **point de vue théorique**, il y a assez peu de différences par rapport à l'ère précédente. Les machines sont de von Neumann et Turing-complètes. Les principales avancées théoriques sont de nature algorithmique où de nombreuses découvertes ont été réalisées.

L'apparition des premiers langages de programmation est un signe annonciateur de cette nouvelle ère :

- le FORTRAN (Formula Translator) en 1957;
- le COBOL (Common Business Oriented Language) en 1959.

Le transistor

En 1948, Bardeen, Shockley et Brattain inventèrent le transistor.



Le transistor

En 1948, Bardeen, Shockley et Brattain inventèrent le transistor.



C'est une version améliorée du tube à vide :

- élément moins volumineux et plus solide;
- fonctionne sur de faibles tensions;
- pas de préchauffage requis.

Le transistor

En 1948, Bardeen, Shockley et Brattain inventèrent le transistor.



C'est une version améliorée du tube à vide :

- élément moins volumineux et plus solide;
- fonctionne sur de faibles tensions;
- pas de préchauffage requis.

Ils peuvent être miniaturisés au point de pouvoir être assemblés en très grand nombre (plusieurs milliards) dans un très petit volume.

L'IBM 1401

L'IBM 1401 fut fabriqué de 1959 à 1965. Il fut l'une des machines à transistor les plus vendues de son époque.



Il pouvait réaliser 193000 additions de nombres de huit chiffres décimaux par seconde et disposait d'une mémoire d'environ $8\,\mathrm{Kio}$.

Le circuit intégré

En 1958, Kilby inventa le circuit intégré.



C'est intuitivement un composant obtenu en connectant d'une certaine manière des transistors entre eux.

Son rôle est donc de regrouper dans un espace très réduit un très grand nombre de composants électroniques (transistors, portes logiques, *etc.*).

L'IBM 360

L'IBM 360 fut commercialisé dès 1966 et fut l'une des premières machines à circuits intégrés les plus célèbres de son époque.



Il pouvait accueillir jusqu'à $8\,\mathrm{Mio}$ de mémoire.

Le microprocesseur

Le premier microprocesseur fut conçut en 1971. Il s'agit de l'INTEL 4004.



Il contenait 2300 transistors et sa fréquence était de 740 $\rm KHz.$

Il fournissait une puissance équivalente à l'ENIAC.

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

miniaturisation de plus en plus poussée;

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

En parallèle, de nouvelles connaissances théoriques viennent se joindre à ces avancées :

nouveaux algorithmes;

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

- nouveaux algorithmes;
- nouveaux langages de programmation;

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

- nouveaux algorithmes;
- nouveaux langages de programmation;
- apparition du calcul parallèle;

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

- nouveaux algorithmes;
- nouveaux langages de programmation;
- apparition du calcul parallèle;
- apparition des réseaux;

Depuis l'invention du microprocesseur, les machines ont subi de nombreuses évolutions matérielles :

- miniaturisation de plus en plus poussée;
- meilleure gestion de l'énergie;
- plus grande puissance de calcul;
- augmentation des quantités de mémoire;
- meilleure fiabilité.

- nouveaux algorithmes;
- nouveaux langages de programmation;
- apparition du calcul parallèle;
- apparition des réseaux;
- apparition des machines virtuelles.

Plan

- 2 Représentation
 - Bits
 - Entiers
 - Réels
 - Caractères

Plan

- 2 Représentation
 - Bits
 - Entiers
 - Réels
 - Caractères

Pour qu'un ordinateur puisse traiter des données, il est nécessaire de les représenter de sorte qu'il puisse les « comprendre » et les manipuler.

Pour qu'un ordinateur puisse traiter des données, il est nécessaire de les représenter de sorte qu'il puisse les « comprendre » et les manipuler.

Il est facile de représenter électroniquement deux états : **l'état** 0 (incarné par l'absence de courant électrique) et **l'état** 1 (incarné par la présence de courant électrique).

Pour qu'un ordinateur puisse traiter des données, il est nécessaire de les représenter de sorte qu'il puisse les « comprendre » et les manipuler.

Il est facile de représenter électroniquement deux états : **l'état** 0 (incarné par l'absence de courant électrique) et **l'état** 1 (incarné par la présence de courant électrique).

On appelle bit l'unité de base d'information, à valeur dans l'ensemble $\{0,1\}$, symbolisant l'état 0 ou l'état 1.

Pour qu'un ordinateur puisse traiter des données, il est nécessaire de les représenter de sorte qu'il puisse les « comprendre » et les manipuler.

Il est facile de représenter électroniquement deux états : **l'état** 0 (incarné par l'absence de courant électrique) et **l'état** 1 (incarné par la présence de courant électrique).

On appelle bit l'unité de base d'information, à valeur dans l'ensemble $\{0,1\}$, symbolisant l'état 0 ou l'état 1.

Dans un ordinateur, les informations sont représentées par des **suites finies de bits**.



Représenter des informations

Pour qu'une suite de bits représente de l'information, il faut savoir comment l'interpréter. Une interprétation s'appelle un codage.

On placera, si possible pour chaque suite de symboles, le nom de son codage en indice.

Représenter des informations

Pour qu'une suite de bits représente de l'information, il faut savoir comment l'interpréter. Une interprétation s'appelle un codage.

On placera, si possible pour chaque suite de symboles, le nom de son codage en indice.

Les principales informations que l'on souhaite représenter sont

- les entiers (positifs ou négatifs);
- les nombres réels;
- les caractères;
- les textes;
- les instructions (d'un programme).

Représenter des informations

Pour qu'une suite de bits représente de l'information, il faut savoir comment l'interpréter. Une interprétation s'appelle un codage.

On placera, si possible pour chaque suite de symboles, le nom de son codage en indice.

Les principales informations que l'on souhaite représenter sont

- les entiers (positifs ou négatifs);
- les nombres réels;
- les caractères;
- les textes;
- les instructions (d'un programme).

Pour chacun de ces points, il existe beaucoup de codages différents. Leur raison d'être est que, selon la situation, un codage peut s'avérer meilleur qu'un autre (plus simple, plus économique, plus efficace).

Туре	Taille
bit	1 bit
octet (byte)	8 bits
mot (word)	16 bits
double mot (dword)	32 bits
quadruple mot (qword)	64 bits

Туре	Taille
bit	1 bit
octet (byte)	8 bits
mot (word)	16 bits
double mot (dword)	32 bits
quadruple mot (qword)	64 bits
kibioctet (Kio)	$2^{10} = 1024$ octets
m éb io ctet (Mio)	$2^{20} = 1048576$ octets
g ib io ctet (Gio)	$2^{30} = 1073741824$ octets

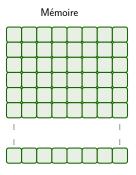
Туре	Taille
bit	1 bit
octet (byte)	8 bits
mot (word)	16 bits
double mot (dword)	32 bits
quadruple mot (qword)	64 bits
kibioctet (Kio)	$2^{10} = 1024$ octets
m éb io ctet (Mio)	$2^{20} = 1048576$ octets
g ib io ctet (Gio)	$2^{30} = 1073741824$ octets
kilooctet (Ko)	$10^3 = 1000 \text{ octets}$
m éga o ctet (Mo)	$10^6 = 1000000$ octets
g iga o ctet (Go)	$10^9 = 1000000000$ octets

Туре	Taille
bit	1 bit
octet (byte)	8 bits
mot (word)	16 bits
double mot (dword)	32 bits
quadruple mot (qword)	64 bits
kibioctet (Kio)	$2^{10} = 1024$ octets
m éb io ctet (Mio)	$2^{20} = 1048576$ octets
g ib io ctet (Gio)	$2^{30} = 1073741824$ octets
kilooctet (Ko)	$10^3 = 1000$ octets
m éga o ctet (Mo)	$10^6 = 1000000$ octets
g iga o ctet (Go)	$10^9 = 1000000000$ octets

On utilisera de préférence les unités ${\rm Kio}$, ${\rm Mio}$ et ${\rm Gio}$ à la place de ${\rm Ko}$, ${\rm Mo}$ et ${\rm Go}$.

Mémoire d'une machine

La mémoire d'un ordinateur est un tableau dont chaque case contient un octet.



Mémoire d'une machine

La mémoire d'un ordinateur est un tableau dont chaque case contient un octet.

Adresses	Mémoire					
0						
1						
2						
3	\Box				Г	
4	\Box				Г	
5						
	:					
	<u>:</u>					<u>:</u>

Chaque octet de la mémoire est repéré par son adresse. C'est sa position dans le tableau.

Mémoire d'une machine

La mémoire d'un ordinateur est un tableau dont chaque case contient un octet.

Adresses	Mémoire					
0						
1						
2						
3						
4		Г				
5						
÷	:					:
:	<u>:</u>					<u>:</u>
$2^{N} - 1$						

Chaque octet de la mémoire est repéré par son adresse. C'est sa position dans le tableau

Sur un système N bits, l'adressage va de 0 à $2^N - 1$ au maximum.

La structure octet par octet de la mémoire donne lieu au problème suivant : comment organiser en mémoire une suite de bits u constituée de plus de huit bits?

La structure octet par octet de la mémoire donne lieu au problème suivant : comment organiser en mémoire une suite de bits u constituée de plus de huit bits?

Il existe pour cela deux conventions : le petit boutisme (little-endian) et le grand boutisme (big-endian). Les architectures qui nous intéressent sont en petit boutisme.

Boutisme¹

La structure octet par octet de la mémoire donne lieu au problème suivant : comment organiser en mémoire une suite de bits u constituée de plus de huit bits?

Il existe pour cela deux conventions : le petit boutisme (little-endian) et le grand boutisme (big-endian). Les architectures qui nous intéressent sont en petit boutisme.

L'organisation se fait en trois étapes :

si u n'occupe pas un nombre de bits multiple de huit, on ajoute des 0 à sa gauche de sorte qu'il le devienne. On appelle u' cette nouvelle suite;

La structure octet par octet de la mémoire donne lieu au problème suivant : comment organiser en mémoire une suite de bits u constituée de plus de huit bits?

Il existe pour cela deux conventions : le petit boutisme (little-endian) et le grand boutisme (big-endian). Les architectures qui nous intéressent sont en petit boutisme.

L'organisation se fait en trois étapes :

- si u n'occupe pas un nombre de bits multiple de huit, on ajoute des 0 à sa gauche de sorte qu'il le devienne. On appelle u' cette nouvelle suite;
- 2 on découpe u' en k morceaux de huit bits

$$u' = u'_{k-1} \dots u'_1 u'_0$$
;

La structure octet par octet de la mémoire donne lieu au problème suivant : comment organiser en mémoire une suite de bits u constituée de plus de huit bits?

Il existe pour cela deux conventions : le petit boutisme (little-endian) et le grand boutisme (big-endian). Les architectures qui nous intéressent sont en petit boutisme.

L'organisation se fait en trois étapes :

- si u n'occupe pas un nombre de bits multiple de huit, on ajoute des 0 à sa gauche de sorte qu'il le devienne. On appelle u' cette nouvelle suite;
- $\mathbf{2}$ on découpe u' en k morceaux de huit bits

$$u' = u'_{k-1} \dots u'_1 u'_0$$
;

3 en petit (resp. grand) boutisme, les morceaux sont placés, des petites aux grandes adresses, de u'_0 à u'_{k-1} (resp. u'_{k-1} à u'_0) dans la mémoire.

P.ex., pour

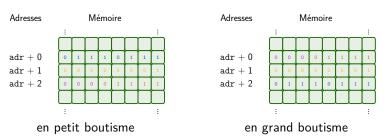
u := 011110000000101110111,

P.ex., pour u := 011110000000101110111, on a u' = 000011110000000101110111

```
P.ex., pour u:=011110000000101110111, on a u'=000011110000000101110111 et u'_2=00001111, \qquad u'_1=00000001, \qquad u'_0=01110111.
```

```
P.ex., pour u:=011110000000101110111, on a u'=000011110000000101110111 et u'_2=00001111, \qquad u'_1=00000001, \qquad u'_0=01110111.
```

Selon les deux conventions, le placement de u à l'adresse \mathtt{adr} en mémoire donne lieu à



Plan

- 2 Représentation
 - Bits
 - Entiers
 - Réels
 - Caractères

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

P.ex., l'entier $(7)_{\rm dix}$ est codé par la suite $(11111111)_{\rm un}$.

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

P.ex., l'entier $(7)_{\rm dix}$ est codé par la suite $(11111111)_{\rm un}$.

Avec ce codage, les opérations arithmétiques sont très simples :

addition : concaténation des codages. P.ex.,

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

P.ex., l'entier $(7)_{\rm dix}$ est codé par la suite $(11111111)_{\rm un}$.

Avec ce codage, les opérations arithmétiques sont très simples :

addition : concaténation des codages. P.ex.,

produit de u et v : substitution de v à chaque 1 de u. P.ex.,

$$(3)_{\rm dix} \times (5)_{\rm dix} = (111)_{\rm un} \times (11111)_{\rm un} = (11111\ 11111\ 1111)_{\rm un}.$$

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

P.ex., l'entier $(7)_{\rm dix}$ est codé par la suite $(11111111)_{\rm un}$.

Avec ce codage, les opérations arithmétiques sont très simples :

addition : concaténation des codages. P.ex.,

produit de u et v: substitution de v à chaque 1 de u. P.ex.,

$$(3)_{\rm dix} \times (5)_{\rm dix} = (111)_{\rm un} \times (11111)_{\rm un} = (11111\ 11111\ 1111)_{\rm un}.$$

Avantages: opérations arithmétiques faciles sur les entiers positifs.

Le moyen le plus simple de représenter un entier positif n consiste à le coder par une suite de n bits à 1. Ceci est le codage unaire de n.

P.ex., l'entier $(7)_{\rm dix}$ est codé par la suite $(11111111)_{\rm un}$.

Avec ce codage, les opérations arithmétiques sont très simples :

addition : concaténation des codages. P.ex.,

produit de u et v : substitution de v à chaque 1 de u. P.ex.,

$$(3)_{\rm dix} \times (5)_{\rm dix} = (111)_{\rm un} \times (11111)_{\rm un} = (11111\ 11111\ 1111)_{\rm un}.$$

Avantages : opérations arithmétiques faciles sur les entiers positifs.

Inconvénients : espace mémoire en $\Theta(n)$ pour représenter l'entier n; possibilité de ne représenter que des entiers positifs.

Le codage BCD consiste à représenter un entier positif

$$(c_{n-1}\dots c_1c_0)_{\rm dix}$$

exprimé en base dix par la suite de 4n bits

$$(c_{n-1}'\ldots c_1'c_0')_{\mathrm{bcd}}$$

où chaque c_i' est le code BCD de c_i . Celui-ci code chaque chiffre décimal par une suite de quatre bits au moyen de la table suivante :

$(0)_{\rm dix} \rightarrow (0000)_{\rm bcd}$	$(5)_{\rm dix} \rightarrow (0101)_{\rm bcd}$
$(1)_{\rm dix} \rightarrow (0001)_{\rm bcd}$	$(6)_{\rm dix} \rightarrow (0110)_{\rm bcd}$
$(2)_{\rm dix} \rightarrow (0010)_{\rm bcd}$	$(7)_{\rm dix} \rightarrow (0111)_{\rm bcd}$
$(3)_{\rm dix} \rightarrow (0011)_{\rm bcd}$	$(8)_{\rm dix} \rightarrow (1000)_{\rm bcd}$
$(4)_{ m dix} ightarrow (0100)_{ m bcd}$	$(9)_{\rm dix} \rightarrow (1001)_{\rm bcd}$

Le codage BCD consiste à représenter un entier positif

$$(c_{n-1}\ldots c_1c_0)_{\mathrm{dix}}$$

exprimé en base dix par la suite de 4n bits

$$(c'_{n-1}\ldots c'_1c'_0)_{\mathrm{bcd}}$$

où chaque c_i' est le code BCD de c_i . Celui-ci code chaque chiffre décimal par une suite de quatre bits au moyen de la table suivante :

$$\begin{array}{ll} (0)_{\rm dix} \to (0000)_{\rm bcd} & (5)_{\rm dix} \to (0101)_{\rm bcd} \\ (1)_{\rm dix} \to (0001)_{\rm bcd} & (6)_{\rm dix} \to (0110)_{\rm bcd} \\ (2)_{\rm dix} \to (0010)_{\rm bcd} & (7)_{\rm dix} \to (0111)_{\rm bcd} \\ (3)_{\rm dix} \to (0011)_{\rm bcd} & (8)_{\rm dix} \to (1000)_{\rm bcd} \\ (4)_{\rm dix} \to (0100)_{\rm bcd} & (9)_{\rm dix} \to (1001)_{\rm bcd} \end{array}$$

P.ex.,

$$(201336)_{\text{dix}} = (0010\ 0000\ 0001\ 0011\ 0011\ 0110)_{\text{bcd}}.$$

Avantages : représentation très simple des entiers et naturelle car très proche de la base dix.

Avantages : représentation très simple des entiers et naturelle car très proche de la base dix.

Inconvénients : gaspillage de place mémoire (six suites de 4 bits de sont jamais utilisées), les opérations arithmétiques ne sont ni faciles ni efficaces.

Avantages : représentation très simple des entiers et naturelle car très proche de la base dix.

Inconvénients : gaspillage de place mémoire (six suites de 4 bits de sont jamais utilisées), les opérations arithmétiques ne sont ni faciles ni efficaces.

Ce codage est très peu utilisé dans les ordinateurs. Il est utilisé dans les appareils électroniques qui affichent et manipulent des valeurs numériques (calculettes, réveils, *etc.*).

Soient $b \ge 2$ un entier et x un entier positif. Pour écrire x en base b, on procède comme suit :

- I Si x = 0: renvoyer la liste [0]
- 2 Sinon:
 - 1 *L* ← []
 - **2** Tant que $x \neq 0$:
 - $L \leftarrow (x\%b) \cdot L$
 - $x \leftarrow x/b$
 - Renvoyer L.

lci, [] est la liste vide, \cdot désigne la concaténation des listes et % est l'opérateur modulo.

P.ex., avec $x:=(294)_{\mathrm{dix}}$ et b:=3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	$(98)_{\rm dix}$	[0]

P.ex., avec $x:=(294)_{\mathrm{dix}}$ et b:=3, on a

X	x%3	x/3	L
(294) _{dix} (98) _{dix}	(0) _{dix} (2) _{dix}	(98) _{dix} (32) _{dix}	[0] [2,0]

P.ex., avec $x:=(294)_{\mathrm{dix}}$ et b:=3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	(2) _{dix}	(98) _{dix} (32) _{dix}	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	$(2)_{\rm dix}$	$(10)_{\rm dix}$	[<mark>2</mark> , 2, 0]

P.ex., avec $x := (294)_{dix}$ et b := 3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	(2) _{dix}	(32) _{dix}	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	(2) _{dix}	$(10)_{\rm dix}$	[2, 2, 0]
	(1) _{dix}	$(3)_{\rm dix}$	[1, 2, 2, 0]

P.ex., avec $x := (294)_{dix}$ et b := 3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	$(2)_{\rm dix}$	$(32)_{\rm dix}$	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	(2) _{dix}	$(10)_{\rm dix}$	[2, 2, 0]
$(10)_{ m dix}$	(1) _{dix}	$(3)_{\rm dix}$	[1, 2, 2, 0]
$(3)_{\rm dix}$	$(0)_{\rm dix}$	$(1)_{\rm dix}$	[0, 1, 2, 2, 0]

Changement de base

P.ex., avec $x := (294)_{dix}$ et b := 3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	(2) _{dix}	$(32)_{\rm dix}$	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	(2) _{dix}	$(10)_{\rm dix}$	[2, 2, 0]
$(10)_{ m dix}$	(1) _{dix}	$(3)_{\rm dix}$	[1, 2, 2, 0]
$(3)_{\rm dix}$	(<mark>0</mark>) _{dix}	$(1)_{ m dix}$	[0, 1, 2, 2, 0]
$(1)_{ m dix}$	(1) _{dix}	$(0)_{\rm dix}$	[1,0,1,2,2,0]

Changement de base

P.ex., avec $x := (294)_{dix}$ et b := 3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	$(2)_{\rm dix}$	$(32)_{\rm dix}$	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	$(2)_{\rm dix}$	$(10)_{\rm dix}$	[2, 2, 0]
$(10)_{\rm dix}$	(1) _{dix}	$(3)_{\rm dix}$	[1, 2, 2, 0]
$(3)_{\rm dix}$	$(0)_{\rm dix}$	$(1)_{\rm dix}$	[0, 1, 2, 2, 0]
$(1)_{ m dix}$	$(1)_{\rm dix}$	$(0)_{\rm dix}$	[1,0,1,2,2,0]
$(0)_{\rm dix}$	_	_	[1,0,1,2,2,0]

Changement de base

P.ex., avec $x := (294)_{dix}$ et b := 3, on a

X	x%3	x/3	L
(294) _{dix}	(0) _{dix}	(98) _{dix}	[0]
$(98)_{\rm dix}$	(2) _{dix}	$(32)_{\rm dix}$	[<mark>2</mark> , 0]
$(32)_{\rm dix}$	(2) _{dix}	$(10)_{\rm dix}$	[2, 2, 0]
$(10)_{ m dix}$	(1) _{dix}	$(3)_{\rm dix}$	[1, 2, 2, 0]
$(3)_{\rm dix}$	(0) _{dix}	$(1)_{ m dix}$	[0, 1, 2, 2, 0]
$(1)_{ m dix}$	(1) _{dix}	$(0)_{\rm dix}$	[1,0,1,2,2,0]
$(0)_{\rm dix}$	_	_	[1,0,1,2,2,0]

Ainsi,
$$(294)_{\rm dix} = (101220)_{\rm trois}$$
.

Le codage binaire consiste à représenter un entier positif en base deux.

Le codage binaire consiste à représenter un entier positif en base deux.

En machine, si l'écriture d'un entier est plus longue que huit bits, il est d'usage de le représenter par tranches de huit bits.

Le codage binaire consiste à représenter un entier positif en base deux.

En machine, si l'écriture d'un entier est plus longue que huit bits, il est d'usage de le représenter par tranches de huit bits.

Par ailleurs, si son écriture n'est pas de longueur multiple de huit, on complète à gauche par des zéros de sorte qu'elle le soit.

Le codage binaire consiste à représenter un entier positif en base deux.

En machine, si l'écriture d'un entier est plus longue que huit bits, il est d'usage de le représenter par tranches de huit bits.

Par ailleurs, si son écriture n'est pas de longueur multiple de huit, on complète à gauche par des zéros de sorte qu'elle le soit.

P.ex.,
$$(35)_{\rm dix} = (100011)_{\rm deux}$$
 est représenté par l'octet



Le codage binaire consiste à représenter un entier positif en base deux.

En machine, si l'écriture d'un entier est plus longue que huit bits, il est d'usage de le représenter par tranches de huit bits.

Par ailleurs, si son écriture n'est pas de longueur multiple de huit, on complète à gauche par des zéros de sorte qu'elle le soit.

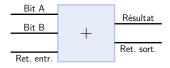
P.ex.,
$$(35)_{\rm dix} = (100011)_{\rm deux}$$
 est représenté par l'octet



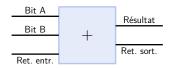
et $(21329)_{\rm dix} = (101001101010001)_{\rm deux}$ est représenté par la suite de deux octets



L'additionneur simple est un opérateur qui prend en entrée deux bits et une retenue d'entrée et qui renvoie deux informations : le résultat de l'addition et la retenue de sortie.



L'additionneur simple est un opérateur qui prend en entrée deux bits et une retenue d'entrée et qui renvoie deux informations : le résultat de l'addition et la retenue de sortie.



Il fonctionne selon la table

Bit A	Bit B	Ret. entr.	Résultat	Ret. sort.	
0	0	0	0	0	
0	0	1	1	0	
0	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	
1	0	1	0	1	
1	1	0	0	1	
1	1	1	1	1	

Un additionneur *n* bits fonctionne de la même manière que l'algorithme d'addition usuel.

Il effectue l'addition chiffre par chiffre, en partant de la droite et en reportant les retenues de proche en proche.

Un additionneur n bits fonctionne de la même manière que l'algorithme d'addition usuel.

Il effectue l'addition chiffre par chiffre, en partant de la droite et en reportant les retenues de proche en proche.

P.ex., l'addition binaire de (159) $_{\rm dix}$ et de (78) $_{\rm dix}$ donne (237) $_{\rm dix}$:

La retenue de sortie est 0.

On construit un additionneur 4 bits en combinant quatre additionneurs simples :

 a_0

 a_1

 a_2

 a_3

On construit un additionneur 4 bits en combinant quatre additionneurs simples :

 a_0

 a_1

 a_2

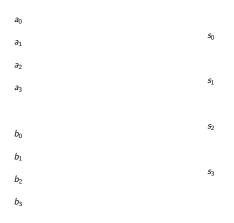
 a_3

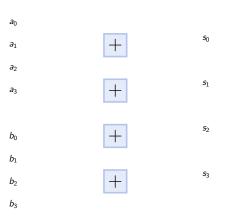
 b_0

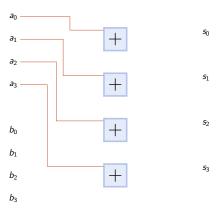
 b_1

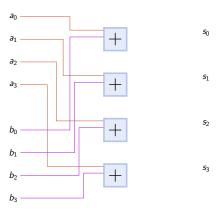
 b_2

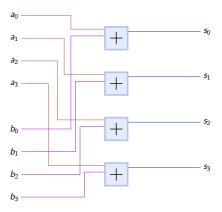
 b_3

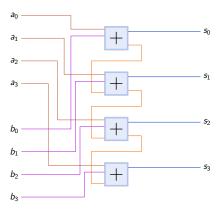


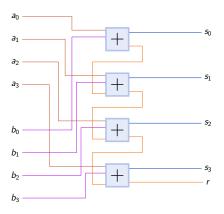


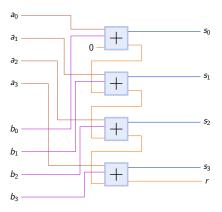


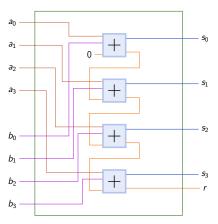


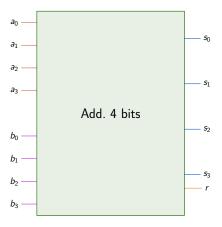




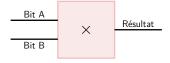




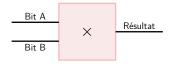




Le multiplicateur simple est un opérateur qui prend deux bits en entrée et qui renvoie un résultat.



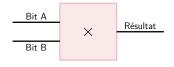
Le multiplicateur simple est un opérateur qui prend deux bits en entrée et qui renvoie un résultat.



Il fonctionne selon la table

Bit A	Bit B	Résultat
0	0	0
0	1	0
1	0	0
1	1	1

Le multiplicateur simple est un opérateur qui prend deux bits en entrée et qui renvoie un résultat.



Il fonctionne selon la table

Bit A	Bit B	Résultat
0	0	0
0	1	0
1	0	0
1	1	1

Note : ce multiplicateur simple binaire n'a pas de retenue de sortie, contrairement au multiplicateur simple décimal.

Le multiplicateur simple permet de réaliser la multiplication bit à bit et ainsi, la multiplication de deux entiers codés en binaire, selon l'algorithme de multiplication usuel.

Le multiplicateur simple permet de réaliser la multiplication bit à bit et ainsi, la multiplication de deux entiers codés en binaire, selon l'algorithme de multiplication usuel.

P.ex., la multiplication binaire de (19) $_{\rm dix}$ et de (44) $_{\rm dix}$ donne (836) $_{\rm dix}$:

						1	0	0	1	1
×					1	0	1	1	0	0
						0	0	0	0	0
					0	0	0	0	0	
				1	0	0	1	1		
			1	0	0	1	1	•		•
		0	0	0	0	0				
+	1	0	0	1	1	•	•	•		
	1	1	0	1	0	0	0	1	0	0

Pour l'instant, nous avons vu uniquement la représentation d'entiers positifs.

On peut représenter des entiers négatifs et positifs à l'aide d'un bit de signe. C'est le bit de poids fort qui renseigne le signe de l'entier

- s'il est égal à 1, l'entier codé est négatif
- s'il est égal à 0, l'entier codé est positif

Pour l'instant, nous avons vu uniquement la représentation d'entiers positifs.

On peut représenter des entiers négatifs et positifs à l'aide d'un bit de signe. C'est le bit de poids fort qui renseigne le signe de l'entier

- s'il est égal à 1, l'entier codé est négatif
- s'il est égal à 0, l'entier codé est positif

De plus, à partir de maintenant, on précisera toujours le nombre n de bits sur lequel on code les entiers.

Pour l'instant, nous avons vu uniquement la représentation d'entiers positifs.

On peut représenter des entiers négatifs et positifs à l'aide d'un bit de signe. C'est le bit de poids fort qui renseigne le signe de l'entier

- s'il est égal à 1, l'entier codé est négatif
- s'il est égal à 0, l'entier codé est positif

De plus, à partir de maintenant, on précisera toujours le nombre n de bits sur lequel on code les entiers.

Si un entier requiert moins de n bits pour être codé, on complétera son codage avec des 0 à gauche.

Pour l'instant, nous avons vu uniquement la représentation d'entiers positifs.

On peut représenter des entiers négatifs et positifs à l'aide d'un bit de signe. C'est le bit de poids fort qui renseigne le signe de l'entier

- s'il est égal à 1, l'entier codé est négatif
- s'il est égal à 0, l'entier codé est positif

De plus, à partir de maintenant, on précisera toujours le nombre n de bits sur lequel on code les entiers.

Si un entier requiert moins de n bits pour être codé, on complétera son codage avec des 0 à gauche.

À l'inverse, si un entier x demande strictement plus de n bits pour être codé, on dira que « x ne peut pas être codé sur n bits ».

Pour l'instant, nous avons vu uniquement la représentation d'entiers positifs.

On peut représenter des entiers négatifs et positifs à l'aide d'un bit de signe. C'est le bit de poids fort qui renseigne le signe de l'entier

- s'il est égal à 1, l'entier codé est négatif
- s'il est égal à 0, l'entier codé est positif

De plus, à partir de maintenant, on précisera toujours le nombre n de bits sur lequel on code les entiers.

Si un entier requiert moins de n bits pour être codé, on complétera son codage avec des 0 à gauche.

À l'inverse, si un entier x demande strictement plus de n bits pour être codé, on dira que « x ne peut pas être codé sur n bits ».

La plage d'un codage désigne l'ensemble des valeurs qu'il est possible de représenter sur n bits.

Représentation en magnitude signée

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

P.ex., en se plaçant sur 8 bits, on a

$$(45)_{\rm dix} = (00101101)_{\rm ms}$$
 et $(-45)_{\rm dix} = (10101101)_{\rm ms}$.

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

P.ex., en se plaçant sur 8 bits, on a

$$(45)_{\rm dix} = (00101101)_{\rm ms} \quad \text{et} \quad (-45)_{\rm dix} = (10101101)_{\rm ms}.$$

Avantage : calcul facile de l'opposé d'un entier.

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

P.ex., en se plaçant sur 8 bits, on a

$$(45)_{\rm dix} = (00101101)_{\rm ms}$$
 et $(-45)_{\rm dix} = (10101101)_{\rm ms}$.

Avantage : calcul facile de l'opposé d'un entier.

Inconvénients : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

P.ex., en se plaçant sur 8 bits, on a

$$(45)_{\rm dix} = (00101101)_{\rm ms} \quad \text{et} \quad (-45)_{\rm dix} = (10101101)_{\rm ms}.$$

Avantage : calcul facile de l'opposé d'un entier.

Inconvénients : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Il y a de plus deux encodages différents pour zéro (qui est pos. et nég.) :

$$(0)_{\rm dix} = (00...0)_{\rm ms} = (10...0)_{\rm ms}.$$

Le codage en magnitude signée permet de représenter un entier en le codant en binaire et en lui adjoignant un **bit de signe**.

P.ex., en se plaçant sur 8 bits, on a

$$(45)_{\rm dix} = (00101101)_{\rm ms} \quad \text{et} \quad (-45)_{\rm dix} = (10101101)_{\rm ms}.$$

Avantage : calcul facile de l'opposé d'un entier.

Inconvénients : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Il y a de plus deux encodages différents pour zéro (qui est pos. et nég.) :

$$(0)_{\rm dix} = (00...0)_{\rm ms} = (10...0)_{\rm ms}.$$

Plage (sur n bits): plus petit entier: $(11...1)_{\rm ms} = -(2^{n-1}-1)$; plus grand entier: $(01...1)_{\rm ms} = 2^{n-1}-1$.

Le complément à un d'une suite de bits

$$u_{n-1} \dots u_1 u_0$$

est la suite

$$\overline{u_{n-1}}\ldots\overline{u_1}\,\overline{u_0},$$

 $o\grave{u}\ \overline{0}:=1\ et\ \overline{1}:=0.$

Le complément à un d'une suite de bits

$$u_{n-1} \dots u_1 u_0$$

est la suite

$$\overline{u_{n-1}}\ldots\overline{u_1}\,\overline{u_0},$$

où $\overline{0} := 1$ et $\overline{1} := 0$.

Le codage en complément à un consiste à coder un entier négatif par le complément à un de la représentation binaire de sa valeur absolue.

Le codage d'un entier positif est son codage binaire habituel.

Le complément à un d'une suite de bits

$$u_{n-1} \dots u_1 u_0$$

est la suite

$$\overline{u_{n-1}}\ldots\overline{u_1}\,\overline{u_0},$$

où $\overline{0} := 1$ et $\overline{1} := 0$.

Le codage en complément à un consiste à coder un entier négatif par le complément à un de la représentation binaire de sa valeur absolue. Le codage d'un entier positif est son codage binaire habituel.

Le bit de poids fort doit être un bit de signe : lorsqu'il est égal à 1, l'entier représenté est négatif; il est positif dans le cas contraire.

Le complément à un d'une suite de bits

$$u_{n-1} \dots u_1 u_0$$

est la suite

$$\overline{u_{n-1}}\ldots\overline{u_1}\,\overline{u_0},$$

où $\overline{0} := 1$ et $\overline{1} := 0$.

Le codage en complément à un consiste à coder un entier négatif par le complément à un de la représentation binaire de sa valeur absolue. Le codage d'un entier positif est son codage binaire habituel.

Le bit de poids fort doit être un bit de signe : lorsqu'il est égal à 1, l'entier représenté est négatif; il est positif dans le cas contraire.

Remarque: sur n bits, le complément à un revient à représenter un entier négatif x par $(2^n - 1) - |x|$.

P.ex., sur 8 bits, on a

$$(98)_{\rm dix} = (01100010)_{\rm c1}$$
 et $(-98)_{\rm dix} = (10011101)_{\rm c1}$.

P.ex., sur 8 bits, on a

$$(98)_{\rm dix} = (01100010)_{\rm c1} \quad \text{et} \quad (-98)_{\rm dix} = (10011101)_{\rm c1}.$$

Avantage : calcul facile de l'opposé d'un entier.

P.ex., sur 8 bits, on a

$$(98)_{\rm dix} = (01100010)_{\rm c1} \quad \text{et} \quad (-98)_{\rm dix} = (10011101)_{\rm c1}.$$

Avantage : calcul facile de l'opposé d'un entier.

Inconvénient : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Il y a de plus deux encodages différents pour zéro (qui est pos. et nég.) :

$$(0)_{\mathrm{dix}} = (00 \dots 0)_{\mathrm{c}1} = (11 \dots 1)_{\mathrm{c}1}.$$

P.ex., sur 8 bits, on a

$$(98)_{\rm dix} = (01100010)_{\rm c1}$$
 et $(-98)_{\rm dix} = (10011101)_{\rm c1}$.

Avantage : calcul facile de l'opposé d'un entier.

Inconvénient : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Il y a de plus deux encodages différents pour zéro (qui est pos. et nég.) :

$$(0)_{\rm dix} = (00\dots0)_{\rm c1} = (11\dots1)_{\rm c1}.$$

Plage (sur n bits):

plus petit entier :
$$(10...0)_{c1} = -(2^{n-1} - 1)$$
;

plus grand entier : $(01...1)_{c1} = 2^{n-1} - 1$.

On fixe un entier $B \geqslant 0$ appelé biais.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

Si $x' \ge 0$, alors le codage de x avec un biais de B est la représentation binaire de x'.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

Si $x' \ge 0$, alors le codage de x avec un biais de B est la représentation binaire de x'. Sinon, x n'est pas représentable.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

Si $x' \ge 0$, alors le codage de x avec un biais de B est la représentation binaire de x'. Sinon, x n'est pas représentable.

P.ex., en se plaçant sur 8 bits, avec un biais de B := 95, on a

 $(30)_{\rm dix} = (01111101)_{\rm bias=95}.$

En effet, 30 + 95 = 125 et $(01111101)_{deux} = (125)_{dix}$.

On fixe un entier $B \geqslant 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

Si $x' \ge 0$, alors le codage de x avec un biais de B est la représentation binaire de x'. Sinon, x n'est pas représentable.

P.ex., en se plaçant sur 8 bits, avec un biais de B := 95, on a

- $(30)_{\rm dix} = (01111101)_{\rm bias=95}.$ En effet, 30 + 95 = 125 et $(01111101)_{\rm deux} = (125)_{\rm dix}.$
- $(-30)_{\rm dix} = (01000001)_{\rm bias=95}.$ En effet, -30 + 95 = 65 et $(01000001)_{\rm deux} = (65)_{\rm dix}.$

On fixe un entier $B \ge 0$ appelé biais.

Soit x un entier (positif ou non) que l'on souhaite représenter.

Posons x' := x + B.

Si $x' \ge 0$, alors le codage de x avec un biais de B est la représentation binaire de x'. Sinon, x n'est pas représentable.

P.ex., en se plaçant sur 8 bits, avec un biais de B := 95, on a

- $\begin{tabular}{l} & (30)_{\rm dix} = (01111101)_{\rm bias=95}. \\ & \text{En effet, } 30+95=125 \text{ et } (01111101)_{\rm deux} = (125)_{\rm dix}. \\ \end{tabular}$
- $(-30)_{\rm dix} = (01000001)_{\rm bias=95}.$ En effet, -30 + 95 = 65 et $(01000001)_{\rm deux} = (65)_{\rm dix}.$
- l'entier $(-98)_{\rm dix}$ n'est pas représentable car -98+95=-3 est négatif.

Note : ce codage n'est pas compatible avec le bit de signe. En effet, le bit de poids fort d'un entier codé en représentation avec biais ne renseigne pas sur le signe de l'entier.

Note : ce codage n'est pas compatible avec le bit de signe. En effet, le bit de poids fort d'un entier codé en représentation avec biais ne renseigne pas sur le signe de l'entier.

Avantages : permet de représenter des intervalles quelconques (mais pas trop larges) de \mathbb{Z} .

Note : ce codage n'est pas compatible avec le bit de signe. En effet, le bit de poids fort d'un entier codé en représentation avec biais ne renseigne pas sur le signe de l'entier.

Avantages : permet de représenter des intervalles quelconques (mais pas trop larges) de \mathbb{Z} .

Inconvénient : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

Note : ce codage n'est pas compatible avec le bit de signe. En effet, le bit de poids fort d'un entier codé en représentation avec biais ne renseigne pas sur le signe de l'entier.

Avantages : permet de représenter des intervalles quelconques (mais pas trop larges) de \mathbb{Z} .

Inconvénient : l'addition de deux entiers ne peut pas se faire en suivant l'algorithme classique d'addition.

```
Plage (sur n bits) : plus petit entier : (0...0)_{\rm bias=B} = -B; plus grand entier : (1...1)_{\rm bias=B} = (2^n - 1) - B.
```

On se place sur n bits.

Le complément à deux d'une suite de bits u se calcule en

- **1** complémentant u à un pour obtenir u';
- 2 incrémentant u' (addition de u' et 0...01) pour obtenir u''.

On se place sur n bits.

Le complément à deux d'une suite de bits u se calcule en

- \blacksquare complémentant u à un pour obtenir u';
- **2** incrémentant u' (addition de u' et 0...01) pour obtenir u''.

P.ex., sur 8 bits, avec u := 01101000, on obtient

- u' = 10010111;
- u'' = 10011000.

Ainsi, le complément à deux de la suite de bits 01101000 est la suite de bits 10011000.

On se place sur n bits.

Le complément à deux d'une suite de bits u se calcule en

- \blacksquare complémentant u à un pour obtenir u';
- **2** incrémentant u' (addition de u' et 0...01) pour obtenir u''.

P.ex., sur 8 bits, avec u := 01101000, on obtient

- u' = 10010111;
- u'' = 10011000.

Ainsi, le complément à deux de la suite de bits 01101000 est la suite de bits 10011000.

Remarque : l'opération qui consiste à complémenter à deux une suite de bits est involutive (le complément à deux du complément à deux d'une suite de bits u est u).

Le codage en complément à deux consiste à coder un entier négatif par le complément à deux de la représentation binaire de sa valeur absolue. Le codage d'un entier positif est son codage binaire habituel.

Le codage en complément à deux consiste à coder un entier négatif par le complément à deux de la représentation binaire de sa valeur absolue. Le codage d'un entier positif est son codage binaire habituel.

Ce codage fait que le bit de poids fort est un bit de signe : lorsque le bit de poids fort est 1, l'entier représenté est négatif. Il est positif dans le cas contraire.

Le codage en complément à deux consiste à coder un entier négatif par le complément à deux de la représentation binaire de sa valeur absolue.

Le codage d'un entier positif est son codage binaire habituel.

Ce codage fait que le bit de poids fort est un bit de signe : lorsque le bit de poids fort est 1, l'entier représenté est négatif. Il est positif dans le cas contraire.

Pour décoder une suite de bits u, on commence par regarder son bit de poids fort.

S'il est à 0, u code un nombre positif en représentation binaire.

Sinon, l'entier codé par u est l'entier négatif dont la valeur absolue est représentée en binaire par le complément à deux de u.

Le codage en complément à deux consiste à coder un entier négatif par le complément à deux de la représentation binaire de sa valeur absolue.

Le codage d'un entier positif est son codage binaire habituel.

Ce codage fait que le bit de poids fort est un bit de signe : lorsque le bit de poids fort est 1, l'entier représenté est négatif. Il est positif dans le cas contraire.

Pour décoder une suite de bits u, on commence par regarder son bit de poids fort.

S'il est à 0, u code un nombre positif en représentation binaire.

Sinon, l'entier codé par u est l'entier négatif dont la valeur absolue est représentée en binaire par le complément à deux de u.

Remarque : sur n bits, le complément à deux revient à représenter un entier négatif x par $2^n - |x|$.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}.$

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix} = (10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix} = (10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix} = (10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix} = (10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif.

Représentation de (98) $_{\rm dix}$ sur 8 bits. On a (98) $_{\rm dix}$ = (01100010) $_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, (98) $_{\rm dix}$ = (01100010) $_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 10 bits. On a $(150)_{\rm dix}=(0010010110)_{\rm deux}$.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 10 bits. On a $(150)_{\rm dix}=(0010010110)_{\rm deux}$. Le complément à deux de cette suite est 1101101010.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 10 bits. On a $(150)_{\rm dix}=(0010010110)_{\rm deux}$. Le complément à deux de cette suite est 1101101010. Cohérence avec le bit de signe.

Représentation de $(98)_{\rm dix}$ sur 8 bits. On a $(98)_{\rm dix} = (01100010)_{\rm deux}$. Cohérence avec le bit de signe. Ainsi, $(98)_{\rm dix} = (01100010)_{\rm c2}$.

Représentation de $(-98)_{\rm dix}$ sur 8 bits. Le complément à deux de 01100010 est 10011110. Cohérence avec le bit de signe. Ainsi, $(-98)_{\rm dix} = (10011110)_{\rm c2}$.

Représentation de $(130)_{\rm dix}$ sur 8 bits. On a $(130)_{\rm dix}=(10000010)_{\rm deux}$. Incohérence avec le bit de signe : il est à 1 alors que l'entier est positif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 8 bits. On a $(150)_{\rm dix}=(10010110)_{\rm deux}$. Le complément à deux de cette suite est 01101010. Incohérence avec le bit de signe : il est à 0 alors que l'entier est négatif. Cet entier n'est pas représentable sur 8 bits.

Représentation de $(-150)_{\rm dix}$ sur 10 bits. On a $(150)_{\rm dix}=(0010010110)_{\rm deux}$. Le complément à deux de cette suite est 1101101010. Cohérence avec le bit de signe. Ainsi, $(-150)_{\rm dix}=(1101101010)_{\rm c2}$.

Décodage de $(00110101)_{c2}$ sur 8 bits. Le bit de poids fort est 0.

Décodage de $(00110101)_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et $(00110101)_{c2} = (00110101)_{deux}$.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de $(10110101)_{c2}$ sur 8 bits. Le bit de poids fort est 1.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de $(10110101)_{c2}$ sur 8 bits. Le bit de poids fort est 1. Ainsi, l'entier codé est négatif.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de (10110101) $_{\rm c2}$ **sur** 8 **bits.** Le bit de poids fort est 1. Ainsi, l'entier codé est négatif. On doit considérer le complément à deux de la suite 10110101 qui est 01001011.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de (10110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 1. Ainsi, l'entier codé est négatif. On doit considérer le complément à deux de la suite 10110101 qui est 01001011. On a maintenant (01001011) $_{\rm deux}=(75)_{\rm dix}$.

Décodage de (00110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 0. Ainsi, l'entier codé est positif et (00110101) $_{c2}$ = (00110101) $_{deux}$. On a donc (00110101) $_{c2}$ = (53) $_{dix}$.

Décodage de (10110101) $_{c2}$ **sur** 8 **bits.** Le bit de poids fort est 1. Ainsi, l'entier codé est négatif. On doit considérer le complément à deux de la suite 10110101 qui est 01001011. On a maintenant (01001011) $_{\rm deux}=(75)_{\rm dix}$. Ainsi, (10110101) $_{c2}=(-75)_{\rm dix}$.

Avantage: l'addition de deux entiers se calcule selon l'algorithme classique d'addition.

Avantage: l'addition de deux entiers se calcule selon l'algorithme classique d'addition.

Inconvénient : représentation des entiers négatifs légèrement plus complexe que par les autres codages.

Avantage: l'addition de deux entiers se calcule selon l'algorithme classique d'addition.

Inconvénient : représentation des entiers négatifs légèrement plus complexe que par les autres codages.

```
Plage (sur n bits) : plus petit entier : (10 \dots 0)_{c2} = -2^{n-1}; plus grand entier : (01 \dots 1)_{c2} = 2^{n-1} - 1.
```

Avantage: l'addition de deux entiers se calcule selon l'algorithme classique d'addition.

Inconvénient : représentation des entiers négatifs légèrement plus complexe que par les autres codages.

```
Plage (sur n bits):
plus petit entier: (10...0)_{c2} = -2^{n-1};
plus grand entier: (01...1)_{c2} = 2^{n-1} - 1.
```

Dans les ordinateurs d'aujourd'hui, les entiers sont habituellement encodés selon cette représentation.

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Elle consiste en les deux étapes suivantes :

- I repérer la position i du bit à 1 le plus à droite de u;
- **2** complémenter à un les bits de u de position strictement plus grande que i.

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Elle consiste en les deux étapes suivantes :

- 1 repérer la position *i* du bit à 1 le plus à droite de *u*;
- complémenter à un les bits de u de position strictement plus grande que i.

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Elle consiste en les deux étapes suivantes :

- 1 repérer la position i du bit à 1 le plus à droite de u;
- complémenter à un les bits de u de position strictement plus grande que i.

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Elle consiste en les deux étapes suivantes :

- 1 repérer la position i du bit à 1 le plus à droite de u;
- complémenter à un les bits de u de position strictement plus grande que i.

и	0	1	1	0	1	0	0	0
bit à 1 à droite	0	1	1	0	1	0	0	0
\$u\$ bit à 1 à droite cpl. à 1 bits à gauche	1	0	0	1	1	0	0	0

Il existe une méthode plus rapide pour calculer le complément à deux d'une suite de bits u que de la complémenter à un et de l'incrémenter.

Elle consiste en les deux étapes suivantes :

- 1 repérer la position i du bit à 1 le plus à droite de u;
- complémenter à un les bits de u de position strictement plus grande que i.

и	0	1	1	0	1	0	0	0	
bit à 1 à droite									
cpl. à 1 bits à gauche	1	0	0	1	1	0	0	0	cpl. à 2 de <i>u</i>

En représentation en complément à deux sur n bits, l'addition de deux entiers x et y peut produire un entier qui sort de la plage représentable. On appelle ceci un dépassement de capacité (overflow).

En représentation en complément à deux sur n bits, l'addition de deux entiers x et y peut produire un entier qui sort de la plage représentable. On appelle ceci un dépassement de capacité (overflow).

Fait 1. Si x est négatif et y est positif, x+y appartient toujours à la plage représentable.

En représentation en complément à deux sur n bits, l'addition de deux entiers x et y peut produire un entier qui sort de la plage représentable. On appelle ceci un dépassement de capacité (overflow).

Fait 1. Si x est négatif et y est positif, x+y appartient toujours à la plage représentable.

Fait 2. Il ne peut y avoir dépassement de capacité que si x et y sont de même signe.

En représentation en complément à deux sur n bits, l'addition de deux entiers x et y peut produire un entier qui sort de la plage représentable. On appelle ceci un dépassement de capacité (overflow).

Fait 1. Si x est négatif et y est positif, x+y appartient toujours à la plage représentable.

Fait 2. Il ne peut y avoir dépassement de capacité que si x et y sont de même signe.

Règle : il y a dépassement de capacité si et seulement si le **bit de poids** fort de x + y est **différent** du bit de poids fort de x.

En représentation en complément à deux sur n bits, l'addition de deux entiers x et y peut produire un entier qui sort de la plage représentable. On appelle ceci un dépassement de capacité (overflow).

Fait 1. Si x est négatif et y est positif, x+y appartient toujours à la plage représentable.

Fait 2. Il ne peut y avoir dépassement de capacité que si x et y sont de même signe.

Règle : il y a dépassement de capacité si et seulement si le **bit de poids** fort de x + y est **différent** du bit de poids fort de x.

P.ex., sur 4 bits, l'addition

engendre un dépassement de capacité.

Retenue de sortie

En représentation en complément à deux sur n bits, on dit que l'addition de deux entiers x et y produit une retenue de sortie si l'addition des bits de poids forts de x et de y renvoie une retenue de sortie à 1.

Retenue de sortie

En représentation en complément à deux sur n bits, on dit que l'addition de deux entiers x et y produit une retenue de sortie si l'addition des bits de poids forts de x et de y renvoie une retenue de sortie à 1.

P.ex., sur 4 bits, l'addition

engendre une retenue de sortie.

Retenue de sortie

En représentation en complément à deux sur n bits, on dit que l'addition de deux entiers x et y produit une retenue de sortie si l'addition des bits de poids forts de x et de y renvoie une retenue de sortie à 1.

P.ex., sur 4 bits, l'addition

engendre une retenue de sortie.

Attention : ce n'est pas parce qu'une addition provoque une retenue de sortie qu'il y a dépassement de capacité.

Le dépassement de capacité **(D)** et la retenue de sortie **(R)** sont deux choses disjointes. En effet, il peut exister les quatre cas de figure suivants (exemples sur 4 bits) :

Le dépassement de capacité (D) et la retenue de sortie (R) sont deux choses disjointes. En effet, il peut exister les quatre cas de figure suivants (exemples sur 4 bits) :

■ non (D) et non (R) :

Le dépassement de capacité **(D)** et la retenue de sortie **(R)** sont deux choses disjointes. En effet, il peut exister les quatre cas de figure suivants (exemples sur 4 bits) :

■ non (D) et non (R) :

(D) et non **(R)** :

Le dépassement de capacité **(D)** et la retenue de sortie **(R)** sont deux choses disjointes. En effet, il peut exister les quatre cas de figure suivants (exemples sur 4 bits) :

Le dépassement de capacité (D) et la retenue de sortie (R) sont deux choses disjointes. En effet, il peut exister les quatre cas de figure suivants (exemples sur 4 bits) :

Résumé des représentations des entiers

Représentation en magnitude signée.

Plage: de $-2^{n-1} + 1$ à $2^{n-1} - 1$.

Avantage : codage simple ; calcul facile de l'opposé.

Inconvénients : addition non naturelle ; deux encodages pour zéro.

Représentation en complément à un.

Plage: de $-2^{n-1} + 1$ à $2^{n-1} - 1$.

Avantage : codage simple; calcul facile de l'opposé.

Inconvénients : addition non naturelle ; deux encodages pour zéro.

Représentation avec biais (de $B \ge 0$).

Plage: de -B à $(2^{n} - 1) - B$.

Avantage : possibilité d'encoder un intervalle arbitraire.

Inconvénient : addition non naturelle.

Représentation en complément à deux.

Plage: de -2^{n-1} à $2^{n-1} - 1$. **Avantage**: addition naturelle.

Inconvénient : encodage moins intuitif.

Un entier codé en hexadécimal est un entier écrit en base seize.

Un entier codé en hexadécimal est un entier écrit en base seize.

Ce codage utilise seize symboles : les chiffres 0, 1, ..., 9 et les lettres A, B, C, D, E, F.

Un entier codé en hexadécimal est un entier écrit en base seize.

Ce codage utilise seize symboles : les chiffres 0, 1, \dots , 9 et les lettres A, B, C, D, E, F.

Pour exprimer une suite de bits u en hexadécimal, on remplace, en partant de la droite, chaque groupe de quatre bits de u par un chiffre hexadécimal au moyen de la table suivante :

Un entier codé en hexadécimal est un entier écrit en base seize.

Ce codage utilise seize symboles : les chiffres 0, 1, ..., 9 et les lettres A, B, C, D, E, F.

Pour exprimer une suite de bits u en hexadécimal, on remplace, en partant de la droite, chaque groupe de quatre bits de u par un chiffre hexadécimal au moyen de la table suivante :

P.ex., (10 1111 0101 1011 0011 1110) $_{\rm deux} = (2F5B3E)_{\rm hex}$.

Un entier codé en hexadécimal est un entier écrit en base seize.

Ce codage utilise seize symboles : les chiffres 0, 1, ..., 9 et les lettres A, B, C, D, E, F.

Pour exprimer une suite de bits u en hexadécimal, on remplace, en partant de la droite, chaque groupe de quatre bits de u par un chiffre hexadécimal au moyen de la table suivante :

P.ex., (10 1111 0101 1011 0011 1110)
$$_{\rm deux} = (2F5B3E)_{\rm hex}$$
.

La conversion dans l'autre sens se réalise en appliquant la même idée.

Un entier codé en hexadécimal est un entier écrit en base seize.

Ce codage utilise seize symboles : les chiffres 0, 1, ..., 9 et les lettres A, B, C, D, E, F.

Pour exprimer une suite de bits u en hexadécimal, on remplace, en partant de la droite, chaque groupe de quatre bits de u par un chiffre hexadécimal au moyen de la table suivante :

P.ex., (10 1111 0101 1011 0011 1110)
$$_{\rm deux} = (2F5B3E)_{\rm hex}$$
.

La conversion dans l'autre sens se réalise en appliquant la même idée.

On utilise ce codage pour sa **concision** : un octet est codé par seulement deux chiffres hexadécimaux.

Plan

- 2 Représentation
 - Bits
 - Entiers
 - Réels
 - Caractères

Nombres entiers vs nombres réels :

■ il y a une infinité de nombre entiers mais il y a un **nombre fini** d'entiers dans tout intervalle $[\![a,b]\!]$ où $a\leqslant b\in\mathbb{Z}$;

Nombres entiers vs nombres réels :

- il y a une infinité de nombre entiers mais il y a un **nombre fini** d'entiers dans tout intervalle $[\![a,b]\!]$ où $a\leqslant b\in\mathbb{Z}$;
- il y a également une infinité de nombre réels mais il y a cette fois un **nombre infini** de réels dans tout intervalle $[\alpha, \beta]$ où $\alpha < \beta \in \mathbb{R}$.

Nombres entiers vs nombres réels :

- il y a une infinité de nombre entiers mais il y a un **nombre fini** d'entiers dans tout intervalle [a,b] où $a \leq b \in \mathbb{Z}$;
- il y a également une infinité de nombre réels mais il y a cette fois un nombre infini de réels dans tout intervalle $[\alpha, \beta]$ où $\alpha < \beta \in \mathbb{R}$.

Conséquence : il n'est possible de représenter qu'un sous-ensemble de nombres réels d'un intervalle donné.

Nombres entiers vs nombres réels :

- il y a une infinité de nombre entiers mais il y a un **nombre fini** d'entiers dans tout intervalle [a, b] où $a \le b \in \mathbb{Z}$;
- il y a également une infinité de nombre réels mais il y a cette fois un **nombre infini** de réels dans tout intervalle $[\alpha, \beta]$ où $\alpha < \beta \in \mathbb{R}$.

Conséquence : il n'est possible de représenter qu'un sous-ensemble de nombres réels d'un intervalle donné.

Les nombres représentables sont appelés nombre flottants. Ce sont des approximations des nombres réels.

Le codage à virgule fixe consiste à représenter un nombre à virgule en deux parties :

- sa troncature, sur n bits;
- **2** sa **partie décimale**, sur *m* bits;

où les entiers n et m sont fixés.

Le codage à virgule fixe consiste à représenter un nombre à virgule en deux parties :

- sa troncature, sur n bits;
- 2 sa partie décimale, sur *m* bits;

où les entiers n et m sont fixés.

La troncature est codée en utilisant la représentation en complément à deux.

Le codage à virgule fixe consiste à représenter un nombre à virgule en deux parties :

- sa troncature, sur n bits;
- 2 sa partie décimale, sur *m* bits;

où les entiers n et m sont fixés.

La troncature est codée en utilisant la représentation en complément à deux.

Chaque bit de la partie décimale correspond à l'inverse d'une puissance de deux.

Le codage à virgule fixe consiste à représenter un nombre à virgule en deux parties :

- sa troncature, sur n bits;
- 2 sa partie décimale, sur m bits;

où les entiers n et m sont fixés.

La troncature est codée en utilisant la représentation en complément à deux.

Chaque bit de la partie décimale correspond à l'inverse d'une puissance de deux.

P.ex., avec
$$n = 4$$
 et $m = 5$,
 $(0110.01100)_{vf} = 1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3}$
 $= (6.375)_{dix}$

Soient $b \ge 2$ un entier et 0 < x < 1 un nombre rationnel. Pour écrire x en base b, on procède comme suit :

- **1** *L* ← []
- **2** Tant que $x \neq 0$:
 - 1 $x \leftarrow x \times b$
 - 2 $L \leftarrow L \cdot \lfloor x \rfloor$
 - $x \leftarrow x \lfloor x \rfloor$
- Renvoyer *L*.

lci, [] est la liste vide, \cdot désigne la concaténation des listes et $\lfloor - \rfloor$ est l'opérateur partie entière inférieure.

P.ex., avec
$$x:=(0.375)_{\mathrm{dix}}$$
 et $b:=2$, on a

X	$x \times 2$	$x-\lfloor x\rfloor$	L
$(0.375)_{\rm dix}$	$(0.75)_{\rm dix}$	$(0.75)_{\rm dix}$	[0]

P.ex., avec
$$x:=(0.375)_{\mathrm{dix}}$$
 et $b:=2$, on a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.375)_{\rm dix}$	(<mark>0</mark> .75) _{dix}	$(0.75)_{\rm dix}$	[0]
$(0.75)_{\rm dix}$	$(1.5)_{\rm dix}$	$(0.5)_{\rm dix}$	[0, <mark>1</mark>]

P.ex., avec $x:=(0.375)_{\mathrm{dix}}$ et b:=2, on a

X	$x \times 2$	$x-\lfloor x\rfloor$	L
$(0.375)_{\rm dix}$	$(0.75)_{\rm dix}$	$(0.75)_{\rm dix}$	[0]
$(0.75)_{ m dix}$	$(1.5)_{\rm dix}$	$(0.5)_{\rm dix}$	[0, 1]
$(0.5)_{\rm dix}$	$(1.0)_{\rm dix}$	$(0.0)_{\rm dix}$	[0, 1, 1]

P.ex., avec $x := (0.375)_{dix}$ et b := 2, on a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
(0.375) _{dix}	$(0.75)_{\rm dix}$	$(0.75)_{\rm dix}$	[0]
$(0.75)_{ m dix}$	$(1.5)_{\rm dix}$	$(0.5)_{\rm dix}$	[0, <mark>1</mark>]
$(0.5)_{\rm dix}$	$(1.0)_{\rm dix}$	$(0.0)_{\rm dix}$	[0, 1, 1]
$(0)_{\rm dix}$	-	_	[0, 1, 1]

P.ex., avec $x:=(0.375)_{\mathrm{dix}}$ et b:=2, on a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.375)_{\rm dix}$	(<mark>0</mark> .75) _{dix}	$(0.75)_{\rm dix}$	[0]
$(0.75)_{\rm dix}$	$(1.5)_{\rm dix}$	$(0.5)_{\rm dix}$	[0, <mark>1</mark>]
$(0.5)_{\rm dix}$	$(1.0)_{\rm dix}$	$(0.0)_{\rm dix}$	[0, 1, 1]
$(0)_{\rm dix}$	_	_	[0, 1, 1]

Ainsi, $(0.375)_{\rm dix} = (0.011)_{\rm vf}$.

$$x \mid x \times 2 \mid x - \lfloor x \rfloor \mid L$$

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	$(0.8)_{\rm dix}$	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	(0.8) _{dix}	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]
$(0.8)_{\rm dix}$	(1.6) _{dix}	$(0.6)_{\rm dix}$	[0, 0, 0, 1]

Appliquons l'« algorithme » précédent sur les entrées $x:=(0.1)_{\rm dix}$ et b:=2. On a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	$(0.8)_{\rm dix}$	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]
$(0.8)_{\rm dix}$	$(1.6)_{\rm dix}$	$(0.6)_{\rm dix}$	[0, 0, 0, 1]
$(0.6)_{\rm dix}$	$(1.2)_{\rm dix}$	$(0.2)_{\rm dix}$	[0,0,0,1,1]

Appliquons l'« algorithme » précédent sur les entrées $x:=(0.1)_{\rm dix}$ et b:=2. On a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	$(0.8)_{\rm dix}$	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]
$(0.8)_{\rm dix}$	$(1.6)_{\rm dix}$	$(0.6)_{\rm dix}$	[0, 0, 0, 1]
$(0.6)_{\rm dix}$	$(1.2)_{\rm dix}$	$(0.2)_{\rm dix}$	$[0,0,0,1,{\color{red}1}]$
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0,0,0,1,1,0]

Appliquons l'« algorithme » précédent sur les entrées $x:=(0.1)_{\rm dix}$ et b:=2. On a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[0]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	$(0.8)_{\rm dix}$	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]
$(0.8)_{\rm dix}$	$(1.6)_{\rm dix}$	$(0.6)_{\rm dix}$	[0, 0, 0, 1]
$(0.6)_{\rm dix}$	(1.2) _{dix}	$(0.2)_{\rm dix}$	$[0,0,0,1,\frac{1}{1}]$
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	$[0,0,0,1,1,{\color{red}0}]$

Appliquons l'« algorithme » précédent sur les entrées $x:=(0.1)_{\rm dix}$ et b:=2. On a

X	$x \times 2$	$x - \lfloor x \rfloor$	L
$(0.1)_{\rm dix}$	(0.2) _{dix}	$(0.2)_{\rm dix}$	[<mark>0</mark>]
$(0.2)_{\rm dix}$	$(0.4)_{\rm dix}$	$(0.4)_{\rm dix}$	[0, <mark>0</mark>]
$(0.4)_{\rm dix}$	(0.8) _{dix}	$(0.8)_{\rm dix}$	[0, 0, <mark>0</mark>]
$(0.8)_{\rm dix}$	$(1.6)_{\rm dix}$	$(0.6)_{\rm dix}$	[0, 0, 0, 1]
$(0.6)_{\rm dix}$	(1.2) _{dix}	$(0.2)_{\rm dix}$	$[0,0,0,1,{\color{red}1}]$
$(0.2)_{\rm dix}$	(0.4) _{dix}	$(0.4)_{\rm dix}$	[0, 0, 0, 1, 1, 0]

Ainsi,

$$(0.1)_{\rm dix} = (0.000110\ 0110\ 0110\dots)_{\rm vf}.$$

Ce rationnel n'admet pas d'écriture finie en représentation à virgule fixe.

Le codage IEEE 754 consiste à représenter un nombre à virgule \boldsymbol{x} par trois données :

- un bit de signe s;
- un exposant e;
- 3 une mantisse m.



Le codage lEEE 754 consiste à représenter un nombre à virgule x par trois données :

- 1 un bit de signe s;
- 2 un exposant e;
- 3 une mantisse m.



Principaux formats (tailles en bits) :

Nom	Taille totale	Bit de signe	Exposant	Mantisse
half	16	1	5	10
single	32	1	8	23
double	64	1	11	52
quad	128	1	15	64

Le **bit de signe** s renseigne sur le signe : si s=0, le nombre codé est positif, sinon il est négatif.

Le **bit de signe** s renseigne sur le signe : si s=0, le nombre codé est positif, sinon il est négatif.

L'**exposant** *e* code un entier en représentation avec biais avec un biais donné par la la table suivante.

Nom	Biais B		
half	15		
single	127		
double	1023		
quad	16383		

On note vale(e) la valeur ainsi codée.

Le **bit de signe** s renseigne sur le signe : si s=0, le nombre codé est positif, sinon il est négatif.

L'**exposant** *e* code un entier en représentation avec biais avec un biais donné par la la table suivante.

Nom	Biais <i>B</i>		
half	15		
single	127		
double	1023		
quad	16383		

On note vale(e) la valeur ainsi codée.

La **mantisse** m code la partie décimale d'un nombre de la forme $(1.m)_{\rm vf}$. On note ${\rm valm}(m)$ la valeur ainsi codée.

Le **bit de signe** s renseigne sur le signe : si s=0, le nombre codé est positif, sinon il est négatif.

L'exposant e code un entier en représentation avec biais avec un biais donné par la la table suivante.

Nom	Biais <i>B</i>		
half	15		
single	127		
double	1023		
quad	16383		

On note vale(e) la valeur ainsi codée.

La **mantisse** m code la partie décimale d'un nombre de la forme $(1.m)_{vf}$. On note valm(m) la valeur ainsi codée.

Le nombre à virgule est codé par s, e et m si l'on a

$$x = (-1)^s \times \text{valm}(m) \times 2^{\text{vale}(e)}.$$

Codons le nombre $x := (-23.375)_{dix}$ en single.

Codons le nombre $x := (-23.375)_{dix}$ en single.

I Comme x est négatif, s := 1.

Codons le nombre $x := (-23.375)_{dix}$ en single.

- **1** Comme x est négatif, s := 1.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (10111.011)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(0111011) \times 2^4.$$

Codons le nombre $x := (-23.375)_{dix}$ en single.

- **I** Comme x est négatif, s := 1.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (10111.011)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(0111011) \times 2^4.$$

3 On en déduit vale(e) = 4 et ainsi,

$$e = (100000011)_{\text{bias}=127}.$$

Codons le nombre $x := (-23.375)_{dix}$ en single.

- 1 Comme x est négatif, s := 1.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (10111.011)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(0111011) \times 2^4.$$

3 On en déduit vale(e) = 4 et ainsi,

$$e = (100000011)_{\text{bias}=127}.$$

4 On en déduit par ailleurs que

Codons le nombre $x := (-23.375)_{dix}$ en single.

- **1** Comme x est négatif, s := 1.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (10111.011)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(0111011) \times 2^4.$$

3 On en déduit vale(e) = 4 et ainsi,

$$e = (100000011)_{\text{bias}=127}.$$

4 On en déduit par ailleurs que

Finalement,

$$x = (1\ 10000011\ 01110110000000000000000)_{\text{IEEE}} 754 \,\text{single}.$$

Codons le nombre $x := (0.15625)_{dix}$ en single.

Codons le nombre $x := (0.15625)_{dix}$ en single.

I Comme x est positif, s := 0.

Codons le nombre $x := (0.15625)_{dix}$ en single.

- **1** Comme x est positif, s := 0.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (0.00101)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(01) \times 2^{-3}.$$

Codons le nombre $x := (0.15625)_{dix}$ en single.

- 1 Comme x est positif, s := 0.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (0.00101)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(01) \times 2^{-3}.$$

3 On en déduit vale(e) = -3 et ainsi,

$$e = (01111100)_{\text{bias}=127}.$$

Codons le nombre $x := (0.15625)_{dix}$ en single.

- **I** Comme x est positif, s := 0.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (0.00101)_{\rm vf}$$

et donc,

$$|x| = \text{valm(01)} \times 2^{-3}.$$

3 On en déduit vale(e) = -3 et ainsi,

$$e = (01111100)_{\text{bias}=127}.$$

4 On en déduit par ailleurs que

Codons le nombre $x := (0.15625)_{dix}$ en single.

- **1** Comme x est positif, s := 0.
- 2 On écrit |x| en représentation à virgule fixe. On obtient

$$|x| = (0.00101)_{\rm vf}$$

et donc,

$$|x| = \text{valm}(01) \times 2^{-3}.$$

3 On en déduit vale(e) = -3 et ainsi,

$$e = (01111100)_{\text{bias}=127}.$$

4 On en déduit par ailleurs que

Finalement,

$$x = (0 \text{ 01111100 0100000000000000000000})_{\text{IEEE } 754 \text{ single}}.$$

Il existe plusieurs représentations spéciales pour coder certains éléments.

Valeur	S	e	m
Zéro	0	00	00
+Infini	0	11	00
-Infini	1	11	00
NaN	0	11	0100

« NaN » signifie « Not a Number ». C'est un code qui permet de représenter une valeur mal définie provenant d'une opération qui n'a pas de sens (p.ex., $\frac{0}{0}$, $\infty - \infty$ ou $0 \times \infty$).

Plan

- 2 Représentation
 - Bits
 - Entiers
 - Réels
 - Caractères

Le code ASCII

ASCII est l'acronyme de American Standard Code for Information Interchange. Ce codage des caractères fut introduit dans les années 1960.

Le code ASCII

ASCII est l'acronyme de American Standard Code for Information Interchange. Ce codage des caractères fut introduit dans les années 1960.

Un caractère occupe **un octet** dont le bit de poids fort vaut 0.

Le code ASCII

ASCII est l'acronyme de American Standard Code for Information Interchange. Ce codage des caractères fut introduit dans les années 1960.

Un caractère occupe **un octet** dont le bit de poids fort vaut 0.

La correspondance octet (en héxa.) / caractère est donnée par la table

	0x	1x	2x	3x	4x	5x	6x	7x
х0	NUL	DLE	esp.	0	@	Р	,	р
x1	SOH	DC1	!	1	Α	Q	а	q
x2	STX	DC2	"	2	В	R	b	r
x3	ETX	DC3	#	3	C	S	С	s
x4	EOT	DC4	\$	4	D	Т	d	t
x5	ENQ	NAK	%	5	Ε	U	е	u
x6	ACK	SYN	&	6	F	V	f	V
x7	BEL	ETB	,	7	G	W	g	w
x8	BS	CAN	(8	Н	X	h	×
x9	HT	EM)	9	- 1	Υ	i	у
хA	LF	SUB	*	:	J	Z	j	z
xВ	VT	ESC	+	;	K	[k	{
хC	FF	FS	,	<	L	\	- 1	
хD	CR	GS	-	=	Μ]	m	}
хE	SO	RS		>	N	٨	n	~
хF	SI	US	/	?	0	_	0	DEL

Ce codage est également appelé Latin-1 ou Europe occidentale et fut introduit en 1986.

Ce codage est également appelé Latin-1 ou Europe occidentale et fut introduit en 1986.

Un caractère occupe **un octet**. La valeur du bit de poids fort n'est plus fixée.

Ce codage est également appelé Latin-1 ou Europe occidentale et fut introduit en 1986.

Un caractère occupe **un octet**. La valeur du bit de poids fort n'est plus fixée.

À la différence du code ASCII, ce codage permet en plus de représenter, entre autres, des lettres accentuées.

Ce codage est également appelé Latin-1 ou Europe occidentale et fut introduit en 1986.

Un caractère occupe **un octet**. La valeur du bit de poids fort n'est plus fixée.

À la différence du code ASCII, ce codage permet en plus de représenter, entre autres, des lettres accentuées.

Ce codage des caractères est aujourd'hui (2014) de moins en moins utilisé.

Le codage Unicode est une version encore étendue du code ASCII qui fut introduite en 1991.

Le codage Unicode est une version encore étendue du code ASCII qui fut introduite en 1991.

Chaque caractère est représenté sur deux octets.

Le codage Unicode est une version encore étendue du code ASCII qui fut introduite en 1991.

Chaque caractère est représenté sur deux octets.

Il permet ainsi de représenter une large variété de caractères : caractères latins (accentués ou non), grecs, cyrilliques, *etc.*

Le codage Unicode est une version encore étendue du code ASCII qui fut introduite en 1991.

Chaque caractère est représenté sur deux octets.

Il permet ainsi de représenter une large variété de caractères : caractères latins (accentués ou non), grecs, cyrilliques, etc.

Il existe des extensions où plus d'octets encore par caractère sont utilisés.

Le codage Unicode est une version encore étendue du code ASCII qui fut introduite en 1991.

Chaque caractère est représenté sur deux octets.

Il permet ainsi de représenter une large variété de caractères : caractères latins (accentués ou non), grecs, cyrilliques, etc.

Il existe des extensions où plus d'octets encore par caractère sont utilisés.

Problème : un texte encodé en Unicode prend plus de place qu'en ASCII.

Le codage UTF-8 apporte une réponse satisfaisante au problème précédent.

Le codage UTF-8 apporte une réponse satisfaisante au problème précédent.

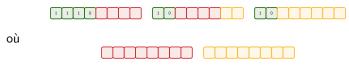
Voici comment un caractère c se représente selon le codage UTF-8 :

■ si c est un caractère qui peut être représenté par le codage ASCII, alors c est représenté par son code ASCII;

Le codage UTF-8 apporte une réponse satisfaisante au problème précédent.

Voici comment un caractère c se représente selon le codage UTF-8 :

- si c est un caractère qui peut être représenté par le codage ASCII, alors c est représenté par son code ASCII;
- sinon, c peut être représenté par le codage Unicode. Il est codé par trois octets

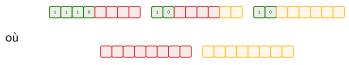


est la suite des deux octets du code Unicode de c.

Le codage UTF-8 apporte une réponse satisfaisante au problème précédent.

Voici comment un caractère c se représente selon le codage UTF-8 :

- si c est un caractère qui peut être représenté par le codage ASCII, alors c est représenté par son code ASCII;
- sinon, c peut être représenté par le codage Unicode. Il est codé par trois octets



est la suite des deux octets du code Unicode de c.

Lorsqu'un texte contient principalement des caractères ASCII, son codage est en général moins coûteux en place que le codage Unicode.

De plus, il est rétro-compatible avec le codage ASCII.

Un texte est une suite de caractères.

Un texte est une suite de caractères.

Chacun des codages de caractères vus précédemment produit un codage de texte. En effet, un texte est représenté par la suite de bits obtenue en remplaçant chacun de ses caractères par son codage.

Un texte est une suite de caractères.

Chacun des codages de caractères vus précédemment produit un codage de texte. En effet, un texte est représenté par la suite de bits obtenue en remplaçant chacun de ses caractères par son codage.

Un codage de texte est un **code** si toute suite de bits se décode en au plus un texte (il n'y a pas d'ambiguïté sur l'interprétation d'une suite de bits).

Un texte est une suite de caractères.

Chacun des codages de caractères vus précédemment produit un codage de texte. En effet, un texte est représenté par la suite de bits obtenue en remplaçant chacun de ses caractères par son codage.

Un codage de texte est un **code** si toute suite de bits se décode en au plus un texte (il n'y a pas d'ambiguïté sur l'interprétation d'une suite de bits).

Exercice : vérifier que les codages ASCII, Latin-1, Unicode et UTF-8 sont bien des codes.

Plan

- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions

Plan

- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions

Langages bas niveau

Un langage de programmation bas niveau est un langage qui dépend fortement de la structure matérielle de la machine.

Cette caractéristique offre des avantages et des inconvénients divers.

Langages bas niveau

Un langage de programmation bas niveau est un langage qui dépend fortement de la structure matérielle de la machine.

Cette caractéristique offre des avantages et des inconvénients divers.

P.ex., elle permet

- d'avoir un bon contrôle des ressources matérielles;
- d'avoir un contrôle très fin sur la **mémoire**;
- souvent, de produire du code très **rapide**.

Langages bas niveau

Un langage de programmation bas niveau est un langage qui dépend fortement de la structure matérielle de la machine.

Cette caractéristique offre des avantages et des inconvénients divers.

P.ex., elle permet

- d'avoir un bon contrôle des ressources matérielles;
- d'avoir un contrôle très fin sur la **mémoire**;
- souvent, de produire du code très **rapide**.

En revanche, elle ne permet pas

- d'utiliser des techniques de programmation abstraites;
- de programmer rapidement et facilement.

Le langage machine est un langage compris directement par un processeur donné en vue d'une exécution.

C'est un langage binaire : ses seules lettres sont les bits 0 et 1.

Le langage machine est un langage compris directement par un processeur donné en vue d'une exécution.

C'est un langage binaire : ses seules lettres sont les bits 0 et 1.

Chaque modèle de processeur possède son propre langage machine. Étant donnés deux modèles de processeurs x_1 et x_2 , on dit que x_1 est **compatible** avec x_2 si toute instruction formulée pour x_2 peut être comprise et exécutée pour x_1 .

Le langage machine est un langage compris directement par un processeur donné en vue d'une exécution.

C'est un langage binaire : ses seules lettres sont les bits 0 et 1.

Chaque modèle de processeur possède son propre langage machine. Étant donnés deux modèles de processeurs x_1 et x_2 , on dit que x_1 est **compatible** avec x_2 si toute instruction formulée pour x_2 peut être comprise et exécutée pour x_1 .

Dans la plupart des langages machine, une instruction commence par un **opcode**, une suite de bits qui porte la nature de l'instruction. Celui-ci est suivi des suites de bits codant les **opérandes** de l'instruction.

Le langage machine est un langage compris directement par un processeur donné en vue d'une exécution.

C'est un langage binaire : ses seules lettres sont les bits 0 et 1.

Chaque modèle de processeur possède son propre langage machine. Étant donnés deux modèles de processeurs x_1 et x_2 , on dit que x_1 est **compatible** avec x_2 si toute instruction formulée pour x_2 peut être comprise et exécutée pour x_1 .

Dans la plupart des langages machine, une instruction commence par un **opcode**, une suite de bits qui porte la nature de l'instruction. Celui-ci est suivi des suites de bits codant les **opérandes** de l'instruction.

P.ex., la suite

01101010 00010101

est une instruction dont le opcode est 01101010 et l'opérande est 00010101. Elle ordonne de placer la valeur (21) $_{\rm dix}$ en tête de la pile.

Un langage d'assemblage (ou assembleur) est un langage qui se trouve à mi-distance entre le programmeur et la machine.

Un langage d'assemblage (ou assembleur) est un langage qui se trouve à mi-distance entre le programmeur et la machine.

En effet, d'un côté, la machine peut convertir presque immédiatement un programme en assembleur vers du langage machine. De l'autre, l'assembleur est un langage assez facile à manipuler pour un humain.

Un langage d'assemblage (ou assembleur) est un langage qui se trouve à mi-distance entre le programmeur et la machine.

En effet, d'un côté, la machine peut convertir presque immédiatement un programme en assembleur vers du langage machine. De l'autre, l'assembleur est un langage assez facile à manipuler pour un humain.

Les opcodes sont codés via des **mnémoniques**, mots-clés bien plus manipulables pour le programmeur que les suites binaires associées.

Un langage d'assemblage (ou assembleur) est un langage qui se trouve à mi-distance entre le programmeur et la machine.

En effet, d'un côté, la machine peut convertir presque immédiatement un programme en assembleur vers du langage machine. De l'autre, l'assembleur est un langage assez facile à manipuler pour un humain.

Les opcodes sont codés via des **mnémoniques**, mots-clés bien plus manipulables pour le programmeur que les suites binaires associées.

Du fait qu'un langage d'assemblage est spécifiquement dédié à un processeur donné, il existe presque autant de langages d'assemblage qu'il y a de modèles de processeurs.

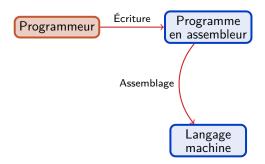
L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.

L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.

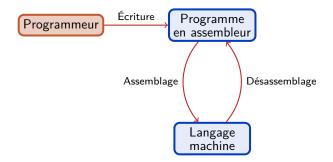
L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.



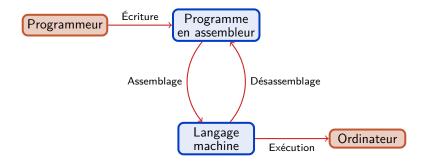
L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.



L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.



L'assemblage est l'action d'un programme nommé assembleur qui consiste à traduire un programme en assembleur vers du langage machine.



L'assembleur NASM

Pour des raisons pédagogiques, nous choisissons de travailler sur une architecture $\mathbf{x86}$ en 32 bits. C'est une architecture dont le modèle de processeur est compatible avec le modèle $\mathrm{INTEL}\ 8086$.

L'assembleur NASM

Pour des raisons pédagogiques, nous choisissons de travailler sur une architecture $\mathbf{x86}$ en 32 bits. C'est une architecture dont le modèle de processeur est compatible avec le modèle INTEL 8086.

Nous utiliserons l'assembleur NASM (Netwide Assembler).

L'assembleur NASM

Pour des raisons pédagogiques, nous choisissons de travailler sur une architecture $\mathbf{x86}$ en 32 bits. C'est une architecture dont le modèle de processeur est compatible avec le modèle INTEL 8086.

Nous utiliserons l'assembleur NASM (Netwide Assembler).

Pour programmer, il faudra disposer :

- d'un ordinateur (moderne);
- d'un système LINUX en 32 bits (réel ou virtuel);
- d'un éditeur de textes;
- du programme nasm (assembleur);
- 5 du programme 1d ou gcc (lieur);
- 6 du programme gdb (débogueur).

Généralités

Un programme assembleur est un fichier texte d'extension .asm.

Généralités

Un programme assembleur est un fichier texte d'extension .asm.

Il est constitué de plusieurs parties dont le rôle est

- d'invoquer des directives;
- 2 de définir des données initialisées;
- de réserver de la mémoire pour des données non initialisées;
- 4 de contenir une suite instructions.

Généralités

Un programme assembleur est un fichier texte d'extension .asm.

Il est constitué de plusieurs parties dont le rôle est

- d'invoquer des directives;
- de définir des données initialisées;
- de réserver de la mémoire pour des données non initialisées;
- 4 de contenir une suite instructions.

Nous allons étudier chacune de ces parties.

Avant cela, nous avons besoin de nous familiariser avec trois ingrédients de base dans la programmation assembleur : les **valeurs**, les **registres** et la **mémoire**.

Plan

- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions

Exprimer des valeurs

Il y a plusieurs manières d'exprimer des valeurs en assembleur.

Exprimer des valeurs

Il y a plusieurs manières d'exprimer des valeurs en assembleur.

On peut exprimer des entiers (en repr. complément à deux) :

- directement en base dix, p.ex., 0, 10020, -91;
- en hexadécimal, avec le préfixe 0x, p.ex., 0xA109C, -0x98;
- en binaire, avec le préfixe 0b, p.ex., 0b001, 0b11101.

Exprimer des valeurs

Il y a plusieurs manières d'exprimer des valeurs en assembleur.

On peut exprimer des entiers (en repr. complément à deux) :

- directement en base dix, p.ex., 0, 10020, -91;
- en hexadécimal, avec le préfixe 0x, p.ex., 0xA109C, -0x98;
- en binaire, avec le préfixe 0b, p.ex., 0b001, 0b11101.

On peut exprimer des caractères (en repr. ASCII) :

- directement, p.ex., 'a', '9';
- par leur code ASCII, p.ex., 10, 120.

Exprimer des valeurs

Il y a plusieurs manières d'exprimer des valeurs en assembleur.

On peut exprimer des entiers (en repr. complément à deux) :

- directement en base dix, p.ex., 0, 10020, -91;
- en hexadécimal, avec le préfixe 0x, p.ex., 0xA109C, -0x98;
- en binaire, avec le préfixe 0b, p.ex., 0b001, 0b11101.

On peut exprimer des caractères (en repr. ASCII) :

- directement, p.ex., 'a', '9';
- par leur code ASCII, p.ex., 10, 120.

On peut exprimer des chaînes de caractères (comme suites de carac.) :

- directement, p.ex., 'abbaa', 0;
- caractère par caractère, p.ex., 'a', 'a', 46, 36, 0.

Le code ASCII du marqueur de fin de chaîne est 0 (à ne pas oublier).

Un registre est un emplacement de 32 bits.

On peut le considérer comme une variable globale.

Un registre est un emplacement de 32 bits.

On peut le considérer comme une variable globale.

Il y a quatre **registres de travail** : eax, ebx, ecx et edx. Il sont subdivisés en **sous-registres** selon le schéma suivant :



P.ex., bh désigne le 2^e octet de ebx et cx désigne les deux 1^{ers} octets de ecx.

Un registre est un emplacement de 32 bits.

On peut le considérer comme une variable globale.

Il y a quatre **registres de travail** : eax, ebx, ecx et edx. Il sont subdivisés en **sous-registres** selon le schéma suivant :



P.ex., bh désigne le 2^e octet de ebx et cx désigne les deux 1^{ers} octets de ecx.

Il est possible d'écrire/lire dans chacun de ces (sous-)registres.

Un registre est un emplacement de 32 bits.

On peut le considérer comme une variable globale.

Il y a quatre **registres de travail** : eax, ebx, ecx et edx. Il sont subdivisés en **sous-registres** selon le schéma suivant :



P.ex., bh désigne le 2^e octet de ebx et cx désigne les deux 1^{ers} octets de ecx.

Il est possible d'écrire/lire dans chacun de ces (sous-)registres.

Attention : toute modification d'un sous-registre entraı̂ne une modification du registre tout entier (et réciproquement).

Il existe d'autres registres. Parmi ceux-ci, il y a

 le pointeur d'instruction eip, contenant l'adresse de la prochaine instruction à exécuter;

Il existe d'autres registres. Parmi ceux-ci, il y a

- le pointeur d'instruction eip, contenant l'adresse de la prochaine instruction à exécuter;
- le pointeur de tête de pile esp, contenant l'adresse de la tête de la pile;

Il existe d'autres registres. Parmi ceux-ci, il y a

- le pointeur d'instruction eip, contenant l'adresse de la prochaine instruction à exécuter;
- le pointeur de tête de pile esp, contenant l'adresse de la tête de la pile;
- le pointeur de pile ebp, utilisé pour contenir l'adresse d'une donnée de la pile dans les fonctions;

Il existe d'autres registres. Parmi ceux-ci, il y a

- le pointeur d'instruction eip, contenant l'adresse de la prochaine instruction à exécuter;
- le pointeur de tête de pile esp, contenant l'adresse de la tête de la pile;
- le pointeur de pile ebp, utilisé pour contenir l'adresse d'une donnée de la pile dans les fonctions;
- le registre de drapeaux flags, utilisé pour contenir des informations sur le résultat d'une opération qui vient d'être réalisée.

Il existe d'autres registres. Parmi ceux-ci, il y a

- le pointeur d'instruction eip, contenant l'adresse de la prochaine instruction à exécuter;
- le pointeur de tête de pile esp, contenant l'adresse de la tête de la pile;
- le pointeur de pile ebp, utilisé pour contenir l'adresse d'une donnée de la pile dans les fonctions;
- le registre de drapeaux flags, utilisé pour contenir des informations sur le résultat d'une opération qui vient d'être réalisée.

Attention : ce ne sont pas des registres de travail, leur rôle est fixé. Même s'il est possible pour certains d'y écrire / lire explicitement, il faut essayer de le faire le moins possible.

L'instruction

mov REG, VAL

permet de recopier la valeur VAL dans le (sous-)registre REG.

L'instruction

mov REG, VAL

permet de recopier la valeur VAL dans le (sous-)registre REG.

P.ex., voici les effets de quelques instructions :

■ mov eax, 0

L'instruction

mov REG, VAL

permet de recopier la valeur VAL dans le (sous-)registre REG.

P.ex., voici les effets de quelques instructions :

- mov eax, 0
- mov ebx, OxFFFFFFF

L'instruction

mov REG, VAL

permet de recopier la valeur VAL dans le (sous-)registre REG.

P.ex., voici les effets de quelques instructions :

- mov eax, 0
- mov ebx, OxFFFFFFF
- mov eax, 0b101

L'instruction

mov REG, VAL

permet de recopier la valeur VAL dans le (sous-)registre REG.

P.ex., voici les effets de quelques instructions :

- mov eax, 0
- mov ebx, 0xFFFFFFF
- mov eax, 0b101
- mov al, 5 Le symbole * dénote une valeur non modifiée.

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

P.ex., les instructions suivantes ne sont pas correctes :

■ mov al, 0xA5A5

Le ss-registre al occupe 1 octet alors que la valeur 0xA5A5 en occupe 2.

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

P.ex., les instructions suivantes ne sont pas correctes :

- mov al, 0xA5A5

 Le ss-registre al occupe 1 octet alors que la valeur 0xA5A5 en occupe 2.
- mov ax, eax
 Le ss-registre ax occupe 2 octets alors que la valeur contenue dans eax en occupe 4.

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

P.ex., les instructions suivantes ne sont pas correctes :

- mov al, 0xA5A5

 Le ss-registre al occupe 1 octet alors que la valeur 0xA5A5 en occupe 2.
- mov ax, eax
 Le ss-registre ax occupe 2 octets alors que la valeur contenue dans eax en occupe 4.
- mov eax, ax Le ss-registre eax occupe 4 octets alors que la valeur contenue dans ax en occupe que 2.

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

P.ex., les instructions suivantes ne sont pas correctes :

- mov al, 0xA5A5

 Le ss-registre al occupe 1 octet alors que la valeur 0xA5A5 en occupe 2.
- mov ax, eax Le ss-registre ax occupe 2 octets alors que la valeur contenue dans eax en occupe 4.
- mov eax, ax Le ss-registre eax occupe 4 octets alors que la valeur contenue dans ax en occupe que 2.

En revanche, les instructions suivantes sont correctes :

mov al, 0xA5

Il est important, pour que l'instruction mov REG, VAL soit correcte, que la taille en octets de la valeur VAL soit la même que celle du (sous-)registre REG.

P.ex., les instructions suivantes ne sont pas correctes :

- mov al, 0xA5A5

 Le ss-registre al occupe 1 octet alors que la valeur 0xA5A5 en occupe 2.
- mov ax, eax
 Le ss-registre ax occupe 2 octets alors que la valeur contenue dans eax en occupe 4.
- mov eax, ax Le ss-registre eax occupe 4 octets alors que la valeur contenue dans ax en occupe que 2.

En revanche, les instructions suivantes sont correctes :

- mov al, 0xA5
- mov ax, 0xF

Le ss-registre ax occupe 2 octets alors que la valeur 0xF n'en occupe que 1. Néanmoins, cette valeur est étendue sur 2 octets sans perte d'information en 0x000F.

Opérations arithmétiques :

add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;

- add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;
- sub REG, VAL décrémente le (sous-)registre REG de la valeur VAL;

- add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;
- sub REG, VAL décrémente le (sous-)registre REG de la valeur VAL;
- mul VAL multiplie la valeur contenue dans eax et VAL et place le résultat dans edx:eax;

- add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;
- sub REG, VAL décrémente le (sous-)registre REG de la valeur VAL;
- mul VAL multiplie la valeur contenue dans eax et VAL et place le résultat dans edx:eax;
- div VAL place le quotient de la division de edx:eax par la valeur VAL dans eax et le reste dans edx.

- add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;
- sub REG, VAL décrémente le (sous-)registre REG de la valeur VAL;
- mul VAL multiplie la valeur contenue dans eax et VAL et place le résultat dans edx:eax;
- div VAL place le quotient de la division de edx:eax par la valeur VAL dans eax et le reste dans edx.

```
P.ex.,
mov eax, 20
add eax, 51
add eax, eax
```

- add REG, VAL incrémente le (sous-)registre REG de la valeur VAL;
- sub REG, VAL décrémente le (sous-)registre REG de la valeur VAL;
- mul VAL multiplie la valeur contenue dans eax et VAL et place le résultat dans edx:eax;
- div VAL place le quotient de la division de edx:eax par la valeur VAL dans eax et le reste dans edx.

```
P.ex., mov eax, 20 ; eax = 20 add eax, 51 ; eax = 71 add eax, eax ; eax = 142
```

Opérations logiques :

■ not REG

place dans le (sous-)registre REG la valeur obtenue en réalisant le *non* bit à bit de sa valeur;

Opérations logiques :

- not REG place dans le (sous-)registre REG la valeur obtenue en réalisant le non bit à bit de sa valeur;
- and REG, VAL place dans le (sous-)registre REG la valeur du et logique bit à bit entre les suites contenues dans REG et VAL;

Opérations logiques :

- not REG place dans le (sous-)registre REG la valeur obtenue en réalisant le non bit à bit de sa valeur;
- and REG, VAL place dans le (sous-)registre REG la valeur du et logique bit à bit entre les suites contenues dans REG et VAL;
- or REG, VAL place dans le (sous-)registre REG la valeur du ou logique bit à bit entre les suites contenues dans REG et VAL;

Opérations logiques :

- not REG place dans le (sous-)registre REG la valeur obtenue en réalisant le non bit à bit de sa valeur;
- and REG, VAL place dans le (sous-)registre REG la valeur du et logique bit à bit entre les suites contenues dans REG et VAL;
- or REG, VAL place dans le (sous-)registre REG la valeur du ou logique bit à bit entre les suites contenues dans REG et VAL;
- xor REG, VAL place dans le (sous-)registre REG la valeur du ou exclusif logique bit à bit entre les suites contenues dans REG et VAL.

Opérations bit à bit;

sh1 REG, NB décale les bits du (sous-)registre REG à gauche de NB places et complète à droite par des 0;

Opérations bit à bit;

- sh1 REG, NB décale les bits du (sous-)registre REG à gauche de NB places et complète à droite par des 0;
- shr REG, NB décale les bits du (sous-)registre REG à droite de NB places et complète à gauche par des 0;

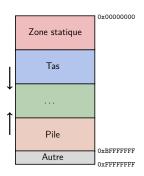
Opérations bit à bit;

- sh1 REG, NB décale les bits du (sous-)registre REG à gauche de NB places et complète à droite par des 0;
- shr REG, NB décale les bits du (sous-)registre REG à droite de NB places et complète à gauche par des 0;
- rol REG, NB réalise une rotation des bits du (sous-)registre REG à gauche de NB places;

Opérations bit à bit;

- sh1 REG, NB décale les bits du (sous-)registre REG à gauche de NB places et complète à droite par des 0;
- shr REG, NB décale les bits du (sous-)registre REG à droite de NB places et complète à gauche par des 0;
- rol REG, NB réalise une rotation des bits du (sous-)registre REG à gauche de NB places;
- ror REG, NB réalise une rotation des bits du (sous-)registre REG à droite de NB places.

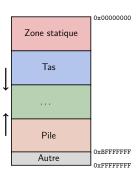
Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.



Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

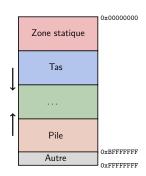
la zone statique qui contient le code et les données statiques;



Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

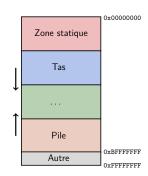
- la zone statique qui contient le code et les données statiques;
- le tas, de taille variable au fil de l'exécution;



Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

- la zone statique qui contient le code et les données statiques;
- le tas, de taille variable au fil de l'exécution;
- la pile, de taille variable au fil de l'exécution.

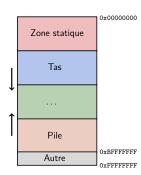


Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

- la zone statique qui contient le code et les données statiques;
- le tas, de taille variable au fil de l'exécution;
- la pile, de taille variable au fil de l'exécution.

Il y a d'autres zones (non repr. ici).

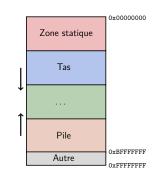


Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

- la zone statique qui contient le code et les données statiques;
- le tas, de taille variable au fil de l'exécution;
- la pile, de taille variable au fil de l'exécution.

Il y a d'autres zones (non repr. ici).



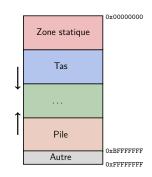
En **mode protégé**, chaque programme en exécution possède son propre environnement de mémoire. Les adresses y sont relatives et non absolues. De cette manière, un programme en exécution ne peut empiéter sur la mémoire d'un autre

Les registres n'offrent pas assez de mémoire pour construire des programmes élaborés. C'est pour cette raison que l'on utilise la mémoire.

La mémoire est segmentée en plusieurs parties :

- la zone statique qui contient le code et les données statiques;
- le tas, de taille variable au fil de l'exécution;
- la pile, de taille variable au fil de l'exécution.

Il y a d'autres zones (non repr. ici).



En **mode protégé**, chaque programme en exécution possède son propre environnement de mémoire. Les adresses y sont relatives et non absolues.

De cette manière, un programme en exécution ne peut empiéter sur la mémoire d'un autre.

La lecture / écriture en mémoire suit la convention little-endian.

L'instruction

mov REG, [ADR]

place dans le (sous-)registre REG un, deux ou quatre octets en fonction de la taille de REG, **lus** à partir de l'adresse ADR **dans la mémoire**.

L'instruction

mov REG, [ADR]

place dans le (sous-)registre REG un, deux ou quatre octets en fonction de la taille de REG, **lus** à partir de l'adresse ADR **dans la mémoire**.

En supposant que x soit une adresse accessible en mémoire, les parties rouges sont celles qui sont lues et placées dans le (sous-)registre opérande de l'instruction :

mov eax, [x]

L'instruction

place dans le (sous-)registre REG un, deux ou quatre octets en fonction de la taille de REG, **lus** à partir de l'adresse ADR **dans la mémoire**.

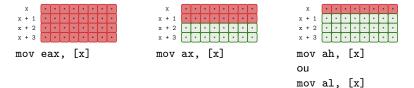
En supposant que x soit une adresse accessible en mémoire, les parties rouges sont celles qui sont lues et placées dans le (sous-)registre opérande de l'instruction :

x x + 1	*	*	*			•	ŀ	ŀ	x x + 1	*			*				•
x + 2	*	-						Ē	x + 2 x + 3								
x + 3			*	*	*	*	•	•	x + 3		*	*	*	*	*	*	*
mov	ea	aх	,		x.				mov	a	ĸ,		[x]			

L'instruction

place dans le (sous-)registre REG un, deux ou quatre octets en fonction de la taille de REG, **lus** à partir de l'adresse ADR **dans la mémoire**.

En supposant que x soit une adresse accessible en mémoire, les parties rouges sont celles qui sont lues et placées dans le (sous-)registre opérande de l'instruction :



	x	1	0	0	0	0	0	0	1
x	+ 1	1	1	1	1	1	1	1	1
x	+ 2	1	1	0	0	0	0	1	1
x	+ 3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ah, [x + 1]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

			_	_	_	_	_	_	_	_
	x		1	0	0	0	0	0	0	1
x	+	1	1	1	1	1	1	1	1	1
			1							
x	+	3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ah, [x + 1]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

	х		1	0	0	0	0	0	0	1
х	+ :	1	1	1	1	1	1	1	1	1
х	+ 2	2	1	1	0	0	0	0	1	1
x	+ 3	3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ah, [x + 1]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

	х		1	0	0	0	0	0	0	1
x	+	1	1	1	1	1	1	1	1	1
x	+	2	1	1	0	0	0	0	1	1
x	+	3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ah, [x + 1]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

	х	1	0	0	0	0	0	0	1
x	+ 1	1	1	1	1	1	1	1	1
x	+ 2	1	1	0	0	0	0	1	1
x	+ 3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

```
mov ah, [x + 1] eax = 000000000000000001111111111110000001
```

	x					0				
x	+	1	1	1	1	1	1	1	1	1
x	+	2	1	1	0	0	0	0	1	1
х	+	3	1	0	1	0	1	0	1	0

```
mov eax, 0
mov al, [x]
mov ax, [x]
mov eax, [x]
mov ah, [x + 2]
mov ax, [x + 2]
```

	х		1	0	0	0	0	0	0	1
x	+	1	1	1	1	1	1	1	1	1
x	+	2	1	1	0	0	0	0	1	1
x	+	3	1	0	1	0	1	0	1	0

L'instruction

mov DT [ADR], VAL

écrit dans la mémoire à partir de l'adresse ADR la valeur VAL.

Le champ DT est un descripteur de taille qui permet de préciser la taille de VAL en octet selon la table suivante :

Descripteur de taille	Taille (en octets)
byte	1
word	2
dword	4

L'instruction

écrit dans la mémoire à partir de l'adresse ADR la valeur VAL.

Le champ DT est un descripteur de taille qui permet de préciser la taille de VAL en octet selon la table suivante :

Descripteur de taille	Taille (en octets)
byte	1
word	2
dword	4

En supposant que x soit une adresse accessible en mémoire et val une valeur, les parties rouges de la mémoire sont celles qui sont modifiées :

x x + 1 x + 2 x + 3 x +

mov dword [x], val

L'instruction

écrit dans la mémoire à partir de l'adresse ADR la valeur VAL.

Le champ DT est un descripteur de taille qui permet de préciser la taille de VAL en octet selon la table suivante :

Descripteur de taille	Taille (en octets)
byte	1
word	2
dword	4

En supposant que x soit une adresse accessible en mémoire et val une valeur, les parties rouges de la mémoire sont celles qui sont modifiées :

х				
x + 1				
x + 2				
x + 3				

х								
x + 1								
x + 2	*	•	*	*	*	*	*	•
x + 3	*	┍	•	*	*	*	*	*
	_	_	_	_	_	_	_	_

mov dword [x], val mov word [x], val

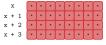
L'instruction

écrit dans la mémoire à partir de l'adresse ADR la valeur VAL.

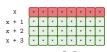
Le champ DT est un descripteur de taille qui permet de préciser la taille de VAL en octet selon la table suivante :

Descripteur de taille	Taille (en octets)				
byte	1				
word	2				
dword	4				

En supposant que x soit une adresse accessible en mémoire et val une valeur, les parties rouges de la mémoire sont celles qui sont modifiées :



х								
x + 1								
x + 2	•	•	*	*	*	*	*	•
x + 3	lacksquare		•	*	*	*	*	*
			_	_	_	_		



Le champ val peut être un (sous-)registre. Dans ce cas, il n'est pas nécessaire de préciser le descripteur de taille (le nombre d'octets écrit en mémoire dépend de la taille du (sous-)registre).

Le champ val peut être un (sous-)registre. Dans ce cas, il n'est pas nécessaire de préciser le descripteur de taille (le nombre d'octets écrit en mémoire dépend de la taille du (sous-)registre).

P.ex., les instructions suivantes **ne sont pas correctes** (ici, x est une adresse accessible en mémoire) :

mov byte [x], eax Le registre eax occupe 4 octets, ce qui est contradictoire avec le descripteur byte (1 octet).

Le champ val peut être un (sous-)registre. Dans ce cas, il n'est pas nécessaire de préciser le descripteur de taille (le nombre d'octets écrit en mémoire dépend de la taille du (sous-)registre).

P.ex., les instructions suivantes ne sont pas correctes (ici, x est une adresse accessible en mémoire) :

- mov byte [x], eax
 Le registre eax occupe 4 octets, ce qui est contradictoire avec le descripteur byte (1 octet).
- mov word [x], bl Le sous-registre bl occupe 1 octet, ce qui est contradictoire avec le descripteur word (2 octets).

Le champ val peut être un (sous-)registre. Dans ce cas, il n'est pas nécessaire de préciser le descripteur de taille (le nombre d'octets écrit en mémoire dépend de la taille du (sous-)registre).

P.ex., les instructions suivantes \mathbf{ne} sont \mathbf{pas} correctes (ici, \mathbf{x} est une adresse accessible en mémoire) :

- mov byte [x], eax
 Le registre eax occupe 4 octets, ce qui est contradictoire avec le descripteur byte (1 octet).
- mov word [x], bl Le sous-registre bl occupe 1 octet, ce qui est contradictoire avec le descripteur word (2 octets).
- mov byte [x], 0b010010001
 La donnée à écrire tient sur au moins 2 octets (9 bits), ce qui est contradictoire avec le descripteur byte (1 octet).

Le champ val peut être un (sous-)registre. Dans ce cas, il n'est pas nécessaire de préciser le descripteur de taille (le nombre d'octets écrit en mémoire dépend de la taille du (sous-)registre).

P.ex., les instructions suivantes **ne sont pas correctes** (ici, x est une adresse accessible en mémoire) :

- mov byte [x], eax Le registre eax occupe 4 octets, ce qui est contradictoire avec le descripteur byte (1 octet).
- mov word [x], bl Le sous-registre bl occupe 1 octet, ce qui est contradictoire avec le descripteur word (2 octets).
- mov byte [x], 0b010010001
 La donnée à écrire tient sur au moins 2 octets (9 bits), ce qui est contradictoire avec le descripteur byte (1 octet).
- mov [x], -125La taille de la donnée à écrire n'est pas connue.

En revanche, les instructions suivantes sont correctes :

mov [x], eax

Le registre eax occupe implicitement 4 octets.

- mov [x], eax
 Le registre eax occupe implicitement 4 octets.
- mov dword [x], eax
 Ceci est correct, bien que pléonastique.

- mov [x], eax
 Le registre eax occupe implicitement 4 octets.
- mov dword [x], eax Ceci est correct, bien que pléonastique.
- mov word [x], 0b010010001
 La donnée à écrire est vue sur 16 bits, en ajoutant des 0 à gauche.

- mov [x], eax
 Le registre eax occupe implicitement 4 octets.
- mov dword [x], eax Ceci est correct, bien que pléonastique.
- mov word [x], 0b010010001
 La donnée à écrire est vue sur 16 bits, en ajoutant des 0 à gauche.
- mov dword [x], 0b010010001
 La donnée à écrire est vue sur 32 bits, en ajoutant des 0 à gauche.

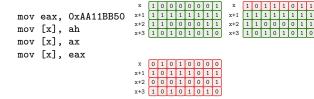
- mov [x], eax
 Le registre eax occupe implicitement 4 octets.
- mov dword [x], eax Ceci est correct, bien que pléonastique.
- mov word [x], 0b010010001
 La donnée à écrire est vue sur 16 bits, en ajoutant des 0 à gauche.
- mov dword [x], 0b010010001
 La donnée à écrire est vue sur 32 bits, en ajoutant des 0 à gauche.
- mov word [x], -125
 La donnée à écrire est vue sur 2 octets, en ajoutant des 1 à gauche car elle est négative.

										_
	x		1	0	0	0	0	0	0	1
x	+	1	1	1	1	1	1	1	1	1
х	+	1 2 3	1	1	0	0	0	0	1	1
x	+	3	1	0	1	0	1	0	1	0

										_
	x		1	0	0	0	0	0	0	1
x	+	1				1				
x	+	2	1	1	0	0	0	0	1	1
x	+	3	1	0	1	0	1	0	1	0

										_
	х	(0		
х	+ 1	. [1	1	1	1	1	1	1	1
	+ 2		1	1	0	0	0	0	1	1
х	+ 3	3 (1	0	1	0	1	0	1	0

	x		0						
х	+ 1	1	1	1	1	1	1	1	1
x	+ 2	1	1	0	0	0	0	1	1
x	+ 3	1	0	1	0	1	0	1	0



	x	1	0	0	0	0	0	0	1
х	+ 1	1	1	1	1	1	1	1	1
X	+ 2	1	1	0	0	0	0	1	1
х	+ 3	1	0	1	0	1	0	1	0

```
      mov eax, OxAA11BB50
      x
      1
      0
      0
      0
      0
      1
      x
      1
      1
      1
      1
      1
      1
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
      0
```

La section .data est la partie (facultative) du programme qui regroupe des définitions de données pointées par des adresses.

La section .data est la partie (facultative) du programme qui regroupe des définitions de données pointées par des adresses.

 $\label{eq:entropy} \mbox{Elle commence par section .data}.$

La section .data est la partie (facultative) du programme qui regroupe des définitions de données pointées par des adresses.

Elle commence par section .data.

On définit une donnée par

ID: DT VAL

où ID est un identificateur (appelé **étiquette**), VAL une valeur et DT un descripteur de taille parmi les suivants :

Descripteur de taille	Taille (en octets)
db	1
dw	2
dd	4
dq	8

Ceci place en mémoire à l'adresse ID la valeur VAL, dont la taille est spécifiée par DT.

La section .data est la partie (facultative) du programme qui regroupe des définitions de données pointées par des adresses.

Elle commence par section .data.

On définit une donnée par

ID: DT VAL

où ID est un identificateur (appelé **étiquette**), VAL une valeur et DT un descripteur de taille parmi les suivants :

Descripteur de taille	Taille (en octets)
db	1
dw	2
dd	4
dq	8

Ceci place en mémoire à l'adresse ID la valeur VAL, dont la taille est spécifiée par DT.

La valeur de l'adresse ID est attribuée par le système.

Quelques exemples de définitions de données initialisées :

entier: dw 55

Créé à l'adresse entier un entier sur 2 octets, initialisé à $(55)_{\rm dix}$.

- entier: dw 55 Créé à l'adresse entier un entier sur 2 octets, initialisé à (55)_{dix}.
- x: dd 0xFFE05 Créé à l'adresse x un entier sur 4 octets, initialisé à (000FFE05)_{hex}.

- entier: dw 55
 Créé à l'adresse entier un entier sur 2 octets, initialisé à (55)_{dix}.
- x: dd 0xFFE05
 Créé à l'adresse x un entier sur 4 octets, initialisé à (000FFE05)_{hex}.
- y: db 0b11001100 Créé à l'adresse y un entier sur 1 octet initialisé à (11001100)_{hex}.

- entier: dw 55
 Créé à l'adresse entier un entier sur 2 octets, initialisé à (55)_{dix}.
- x: dd 0xFFE05
 Créé à l'adresse x un entier sur 4 octets, initialisé à (000FFE05)_{hex}.
- y: db 0b11001100 Créé à l'adresse y un entier sur 1 octet initialisé à (11001100)_{hex}.
- c: db 'a'
 Créé à l'adresse c un entier sur 1 octet dont la valeur est le code ASCII du caractère 'a'.

- entier: dw 55
 Créé à l'adresse entier un entier sur 2 octets, initialisé à (55)_{dix}.
- x: dd 0xFFE05
 Créé à l'adresse x un entier sur 4 octets, initialisé à (000FFE05)_{hex}.
- y: db 0b11001100 Créé à l'adresse y un entier sur 1 octet initialisé à (11001100)_{hex}.
- c: db 'a'
 Créé à l'adresse c un entier sur 1 octet dont la valeur est le code ASCII du caractère 'a'.
- chaine: db 'Test', 0 Créé à partir de l'adresse chaine une suite de 5 octets contenant successivement les codes ASCII des lettres 'T', 'e', 's', 't' et du marqueur de fin de chaîne.

- entier: dw 55
 Créé à l'adresse entier un entier sur 2 octets, initialisé à (55)_{dix}.
- x: dd 0xFFE05
 Créé à l'adresse x un entier sur 4 octets, initialisé à (000FFE05)_{hex}.
- y: db 0b11001100 Créé à l'adresse y un entier sur 1 octet initialisé à (11001100)_{hex}.
- c: db 'a'
 Créé à l'adresse c un entier sur 1 octet dont la valeur est le code ASCII du caractère 'a'.
- chaine: db 'Test', 0 Créé à partir de l'adresse chaine une suite de 5 octets contenant successivement les codes ASCII des lettres 'T', 'e', 's', 't' et du marqueur de fin de chaîne.
 - De plus, à l'adresse chaine + 2 figure le code ASCII du caractère 's'.

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et \mathtt{NB} une valeur positive.

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et \mathtt{NB} une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et NB une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

P.ex.,

■ suite: times 85 dd 5

Créé à partir de l'adresse suite une suite de 85×4 octets, où chaque double mot est initialisé à la valeur (5) $_{\rm dix}.$

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et NB une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

P.ex.,

■ suite: times 85 dd 5

Créé à partir de l'adresse suite une suite de 85×4 octets, où chaque double mot est initialisé à la valeur $(5)_{\rm dix}$.

L'adresse du 1er double mot est suite.

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et NB une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

P.ex.,

■ suite: times 85 dd 5

Créé à partir de l'adresse suite une suite de 85×4 octets, où chaque double mot est initialisé à la valeur $(5)_{\rm dix}$.

L'adresse du 1^{er} double mot est suite.

L'adresse du 7^e double mot est suite + (6 * 4).

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et NB une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

P.ex.,

■ suite: times 85 dd 5

Créé à partir de l'adresse suite une suite de 85×4 octets, où chaque double mot est initialisé à la valeur $(5)_{\rm dix}$.

L'adresse du 1er double mot est suite.

L'adresse du 7^e double mot est suite + (6 * 4).

chaine: times 9 db 'a'
Créé à partir de l'adresse chaine une suite de 9 octets tous initialisés par le code ASCII du caractère 'a'.

On peut définir plusieurs données de manière concise par

ID: times NB DT VAL

où ID est un identificateur, VAL une valeur, DT un descripteur de taille et NB une valeur positive.

Ceci place en mémoire, à partir de l'adresse ID, NB occurrences de la valeur VAL, dont la taille est spécifiée par DT.

P.ex.,

■ suite: times 85 dd 5

Créé à partir de l'adresse suite une suite de 85×4 octets, où chaque double mot est initialisé à la valeur $(5)_{\rm dix}$.

L'adresse du 1er double mot est suite.

L'adresse du 7^e double mot est suite + (6 * 4).

chaine: times 9 db 'a'

Créé à partir de l'adresse chaine une suite de 9 octets tous initialisés par le code ASCII du caractère 'a'.

L'adresse du 3^e octet est chaine + 2.

La section .bss est la partie (facultative) du programme qui regroupe des déclarations de données non initialisées pointées par des adresses.

La section .bss est la partie (facultative) du programme qui regroupe des déclarations de données non initialisées pointées par des adresses. Elle commence par section .bss.

La section .bss est la partie (facultative) du programme qui regroupe des déclarations de données non initialisées pointées par des adresses.

Elle commence par section .bss.

On déclare une donnée non initialisée par

ID: DT NB

où ID est un identificateur, NB une valeur positive et DT un descripteur de taille parmi les suivants :

Descripteur de taille	Taille (en octets)			
resb	1			
resw	2			
resd	4			
resq	8			

Ceci réserve une zone de mémoire commençant à l'adresse ID et pouvant accueillir NB données dont la taille est spécifiée par DT.

P.ex., l'instruction

x: resw 120

réserve, à partir de l'adresse x, une suite de 120×2 octets non initialisés.

P.ex., l'instruction

x: resw 120

réserve, à partir de l'adresse x, une suite de 120×2 octets non initialisés.

L'adresse de la i^e donnée à partir de x est x + ((i - 1) * 2).

P.ex., l'instruction

x: resw 120

réserve, à partir de l'adresse x, une suite de 120 × 2 octets non initialisés.

L'adresse de la i^e donnée à partir de x est x + ((i - 1) * 2).

Pour écrire la valeur (0xEF01) $_{\rm hex}$ en 4e position, on utilise l'instruction mov word [x + (3 * 2)], 0xEF01

P.ex., l'instruction

x: resw 120

réserve, à partir de l'adresse x, une suite de 120×2 octets non initialisés.

L'adresse de la i^e donnée à partir de x est x + ((i - 1) * 2).

Pour écrire la valeur $(0xEF01)_{hex}$ en 4e position, on utilise l'instruction mov word [x + (3 * 2)], 0xEF01

Pour lire la valeur située en 7^e position à partir de x, on utilise les instructions

mov eax, 0 mov ax, [x + (6 * 2)]

P.ex., l'instruction

x: resw 120

réserve, à partir de l'adresse x, une suite de 120 × 2 octets non initialisés.

L'adresse de la i^e donnée à partir de x est x + ((i - 1) * 2).

Pour écrire la valeur $(0xEF01)_{hex}$ en 4e position, on utilise l'instruction mov word [x + (3 * 2)], 0xEF01

Pour lire la valeur située en $7^{\rm e}$ position à partir de x, on utilise les instructions

mov eax, 0 mov ax, [x + (6 * 2)]

Attention : il ne faut jamais rien supposer sur la valeur initiale d'une donnée non initialisée.

Section d'instructions

La section .text est la partie du programme qui regroupe les instructions. Elle commence par section .text.

Section d'instructions

La section .text est la partie du programme qui regroupe les instructions. Elle commence par section .text.

Pour définir le point d'entrée du programme, il faut définir une **étiquette de code** et faire en sorte de la rendre visible depuis l'extérieur.

Section d'instructions

La section .text est la partie du programme qui regroupe les instructions.

Elle commence par section .text.

Pour définir le point d'entrée du programme, il faut définir une **étiquette de code** et faire en sorte de la rendre visible depuis l'extérieur.

Pour cela, on écrit

```
section .text
global main
main:
```

INSTR.

où INSTR dénote la suite des instructions du programme. lci, main est une étiquette et sa valeur est l'adresse de la $1^{\rm re}$ instruction constituant INSTR.

La ligne global main sert à rendre l'étiquette main visible pour l'édition des liens.

L'exécution d'un programme se fait instruction par instruction. Dès qu'une instruction est traitée, le processeur s'occupe de la suivante.

L'exécution d'un programme se fait instruction par instruction. Dès qu'une instruction est traitée, le processeur s'occupe de la suivante.

Cependant, certaines instructions ont besoin d'interrompre l'exécution pour être menées à bien. Parmi celles-ci, nous avons p.ex.,

- l'écriture de texte sur la sortie standard;
- la lecture d'une donnée sur la sortie standard;
- l'écriture d'une donnée sur le disque;
- la gestion de la souris;
- la communication via le réseau;
- la sollicitation de l'unité graphique ou sonore.

L'exécution d'un programme se fait instruction par instruction. Dès qu'une instruction est traitée, le processeur s'occupe de la suivante.

Cependant, certaines instructions ont besoin d'interrompre l'exécution pour être menées à bien. Parmi celles-ci, nous avons p.ex.,

- l'écriture de texte sur la sortie standard;
- la lecture d'une donnée sur la sortie standard;
- l'écriture d'une donnée sur le disque;
- la gestion de la souris;
- la communication via le réseau;
- la sollicitation de l'unité graphique ou sonore.

Dans ce but, il existe des instruction particulières appelée interruptions.

L'instruction

int 0x80

permet d'appeler une interruption dont le traitement est délégué au système (Linux).

L'instruction

int 0x80

permet d'appeler une interruption dont le traitement est délégué au système (Linux).

La tâche à réaliser est spécifiée par un code lu depuis le registre eax. Voici les principaux :

Code	Rôle
1	Arrêt et fin de l'exécution
3	Lecture sur l'entrée standard
4	Écriture sur la sortie standard

L'instruction

int 0x80

permet d'appeler une interruption dont le traitement est délégué au système (Linux).

La tâche à réaliser est spécifiée par un code lu depuis le registre eax. Voici les principaux :

Code	Rôle
1	Arrêt et fin de l'exécution
3	Lecture sur l'entrée standard
4	Écriture sur la sortie standard

Les autres registres de travail ebx, ecx et edx jouent le rôle d'arguments.

L'instruction

int 0x80

permet d'appeler une interruption dont le traitement est délégué au système (Linux).

La tâche à réaliser est spécifiée par un code lu depuis le registre eax. Voici les principaux :

Code	Rôle
1	Arrêt et fin de l'exécution
3	Lecture sur l'entrée standard
4	Écriture sur la sortie standard

Les autres registres de travail ebx, ecx et edx jouent le rôle d'arguments.

Attention : le traitement d'une interruption peut modifier le contenu des registres. Il faut sauvegarder leur valeur dans la mémoire si besoin est.

Pour interrompre l'exécution d'un programme, on utilise

mov ebx, 0
mov eax, 1
int 0x80

Le registre ebx contient la valeur de retour de l'exécution.

Pour interrompre l'exécution d'un programme, on utilise

```
mov ebx, 0 mov eax, 1 int 0x80
```

Le registre ebx contient la valeur de retour de l'exécution.

Pour afficher un caractère sur la sortie standard, on utilise

```
mov ecx, x
mov ecx, x
mov edx, 1
mov eax, 4
int 0x80
```

La valeur de ebx spécifie que l'on écrit sur la sortie standard. Le registre ecx contient l'adresse x du caractère à afficher et la valeur de edx signifie qu'il y a un unique caractère à afficher.

Pour lire un caractère sur l'entrée standard, on utilise

```
mov ebx, 1
mov ecx, x
mov edx, 1
mov eax, 3
int 0x80
```

La valeur de ebx spécifie que l'on lit sur la sortie standard. Le registre ecx contient l'adresse x à laquelle le code ASCII du caractère lu sera enregistré et la valeur de edx signifie qu'il y a un unique caractère à lire.

Pour lire un caractère sur l'entrée standard, on utilise

```
mov ebx, 1
mov ecx, x
mov edx, 1
mov eax, 3
int 0x80
```

La valeur de ebx spécifie que l'on lit sur la sortie standard. Le registre ecx contient l'adresse x à laquelle le code ASCII du caractère lu sera enregistré et la valeur de edx signifie qu'il y a un unique caractère à lire.

Il est bien entendu possible, pour les interruptions commandant l'écriture et l'affichage de caractère, de placer d'autres valeurs dans edx pour pouvoir écrire/lire plus de caractères.

Directives

Une directive est un élément d'un programme qui n'est pas traduit en langage machine mais qui sert à informer l'assembleur, entre autre, de

- la définition d'une constante;
- l'inclusion d'un fichier.

Directives

Une directive est un élément d'un programme qui n'est pas traduit en langage machine mais qui sert à informer l'assembleur, entre autre, de

- la définition d'une constante;
- l'inclusion d'un fichier.

Pour définir une constante, on se sert de

%define NOM VAL

Ceci fait en sorte que, dans le programme, le symbole NOM est remplacé par le symbole VAL.

Directives

Une directive est un élément d'un programme qui n'est pas traduit en langage machine mais qui sert à informer l'assembleur, entre autre, de

- la définition d'une constante;
- l'inclusion d'un fichier.

Pour définir une constante, on se sert de

%define NOM VAL

Ceci fait en sorte que, dans le programme, le symbole NOM est remplacé par le symbole VAL.

Pour **inclure un fichier** (assembleur .asm ou en-tête .inc), on se sert de

%include CHEM

Ceci fait en sorte que le fichier de chemin relatif CHEM soit inclus dans le programme. Il est ainsi possible d'utiliser son code dans le programme appelant.

Pour assembler un programme PRGM.asm, on utilise la commande

nasm -f elf32 PRGM.asm

Ceci créé un fichier objet nommé PRGM.o.

Pour assembler un programme PRGM.asm, on utilise la commande

nasm -f elf32 PRGM.asm

Ceci créé un fichier objet nommé PRGM.o.

On obtient un exécutable par l'édition des liens, en utilisant la commande

ld -o PRGM -e main PRGM.o

Ceci créé un exécutable nommé PRGM.

Pour assembler un programme PRGM.asm, on utilise la commande

nasm -f elf32 PRGM.asm

Ceci créé un fichier objet nommé PRGM.o.

On obtient un exécutable par l'édition des liens, en utilisant la commande

ld -o PRGM -e main PRGM.o

Ceci créé un exécutable nommé PRGM.

L'option -e main spécifie que le point d'entrée du programme est l'instruction à l'adresse main.

Pour assembler un programme PRGM.asm, on utilise la commande

nasm -f elf32 PRGM.asm

Ceci créé un fichier objet nommé PRGM.o.

On obtient un exécutable par l'édition des liens, en utilisant la commande

ld -o PRGM -e main PRGM.o

Ceci créé un exécutable nommé PRGM.

L'option -e main spécifie que le point d'entrée du programme est l'instruction à l'adresse main.

Astuce : sur un système 64 bits, on ajoute pour l'édition des liens l'option -melf_i386.

```
; Def. de donnees
section .data
chaine_1:
   db 'Caractere?',0
chaine_2:
   db 'Suivant : ',0
```

```
; Def. de donnees
section .data
chaine_1:
   db 'Caractere?',0
chaine_2:
   db 'Suivant : ',0

; Decl. de donnees
section .bss
car: resb 1
```

```
; Def. de donnees
section .data
chaine_1:
  db 'Caractere?',0
chaine_2:
  db 'Suivant : ',0
; Decl. de donnees
section .bss
car: resb 1
: Instructions
section .text
global main
main:
```

```
; Def. de donnees
                         ; Aff. chaine_1
section .data
                          mov ebx, 1
chaine 1:
                          mov ecx, chaine 1
  db 'Caractere?',0 mov edx, 13
chaine 2:
                        mov eax. 4
  db 'Suivant : ',0 int 0x80
; Decl. de donnees
section .bss
car: resb 1
: Instructions
section .text
global main
main:
```

```
; Def. de donnees
                          ; Aff. chaine_1
section .data
                          mov ebx, 1
chaine 1:
                           mov ecx, chaine 1
  db 'Caractere?',0 mov edx, 13
chaine 2:
                         mov eax. 4
  db 'Suivant : ',0
                           int 0x80
                          : Lect. car.
                           mov ebx, 1
: Decl. de donnees
                           mov ecx, car
section .bss
                           mov edx, 1
car: resb 1
                           mov eax, 3
                            int. 0x80
: Instructions
section .text
global main
main:
```

```
; Def. de donnees
                          ; Aff. chaine 1
section .data
                          mov ebx. 1
chaine 1:
                           mov ecx, chaine 1
  db 'Caractere?',0
                         mov edx. 13
chaine 2:
                         mov eax. 4
  db 'Suivant : ',0
                            int 0x80
                          : Lect. car.
                            mov ebx, 1
: Decl. de donnees
                            mov ecx, car
section .bss
                            mov edx, 1
car: resb 1
                            mov eax, 3
                            int. 0x80
: Instructions
                          ; Incr. car.
section .text
                           mov eax, [car]
global main
                            add eax, 1
main:
                            mov [car], al
```

```
; Def. de donnees
                          ; Aff. chaine 1
section .data
                          mov ebx. 1
chaine 1:
                           mov ecx, chaine 1
  db 'Caractere?',0
                         mov edx. 13
chaine 2:
                         mov eax. 4
  db 'Suivant : ',0
                           int 0x80
                          : Lect. car.
                           mov ebx, 1
: Decl. de donnees
                           mov ecx, car
section .bss
                           mov edx, 1
car: resb 1
                           mov eax, 3
                            int. 0x80
: Instructions
                          ; Incr. car.
section .text
                          mov eax, [car]
global main
                           add eax. 1
main:
                           mov [car], al
```

```
; Aff. chaine 2
 mov ebx. 1
 mov ecx, chaine 2
 mov edx, 11
 mov eax. 4
 int 0x80
```

```
: Def. de donnees
                          ; Aff. chaine 1
                                                    ; Aff. chaine 2
section .data
                          mov ebx. 1
                                                     mov ebx. 1
chaine 1:
                           mov ecx, chaine 1
                                                     mov ecx, chaine 2
  db 'Caractere?'.0
                         mov edx. 13
                                                     mov edx, 11
chaine 2:
                         mov eax. 4
                                                     mov eax. 4
  db 'Suivant : ',0
                           int 0x80
                                                     int 0x80
                                                    : Aff. car.
                          : Lect. car.
                           mov ebx, 1
                                                     mov ebx, 1
: Decl. de donnees
                           mov ecx, car
                                                    mov ecx, car
section .bss
                           mov edx. 1
                                                     mov edx. 1
car: resb 1
                           mov eax, 3
                                                     mov eax, 4
                            int. 0x80
                                                     int. 0x80
: Instructions
                          ; Incr. car.
section .text
                          mov eax, [car]
global main
                           add eax. 1
main:
                           mov [car], al
```

```
: Def. de donnees
                          ; Aff. chaine 1
                                                   ; Aff. chaine 2
section .data
                          mov ebx. 1
                                                     mov ebx. 1
chaine 1:
                           mov ecx, chaine 1
                                                     mov ecx, chaine 2
  db 'Caractere?'.0
                         mov edx. 13
                                                     mov edx, 11
chaine 2:
                         mov eax. 4
                                                     mov eax. 4
  db 'Suivant : ',0
                           int 0x80
                                                     int 0x80
                                                   : Aff. car.
                          : Lect. car.
                           mov ebx, 1
                                                     mov ebx, 1
: Decl. de donnees
                           mov ecx, car
                                                     mov ecx, car
section .bss
                           mov edx. 1
                                                     mov edx. 1
car: resb 1
                           mov eax, 3
                                                     mov eax, 4
                           int. 0x80
                                                     int. 0x80
: Instructions
                          ; Incr. car.
                                                    : Sortie
                          mov eax, [car]
section .text
                                                    mov ebx, 0
global main
                           add eax. 1
                                                  mov eax. 1
main:
                           mov [car], al
                                                    int 0x80
```

```
: Def. de donnees
                          ; Aff. chaine 1
                                                     ; Aff. chaine 2
section .data
                            mov ebx. 1
                                                      mov ebx. 1
chaine 1:
                            mov ecx, chaine 1
                                                      mov ecx, chaine 2
  db 'Caractere?'.0
                         mov edx. 13
                                                      mov edx, 11
chaine 2:
                            mov eax. 4
                                                      mov eax. 4
  db 'Suivant : ',0
                            int 0x80
                                                      int 0x80
                                                     : Aff. car.
                          : Lect. car.
                            mov ebx, 1
                                                      mov ebx, 1
: Decl. de donnees
                            mov ecx, car
                                                      mov ecx, car
section .bss
                            mov edx. 1
                                                      mov edx. 1
car: resb 1
                            mov eax, 3
                                                      mov eax, 4
                                                      int 0x80
                            int. 0x80
: Instructions
                          ; Incr. car.
                                                     : Sortie
section .text
                           mov eax, [car]
                                                      mov ebx, 0
global main
                            add eax. 1
                                                      mov eax. 1
main:
                            mov [car], al
                                                      int 0x80
```

Ce programme lit un caractère sur l'entrée standard et affiche le caractère suivant dans la table ASCII.

Plan

- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions

Les **instructions** d'un programme sont des données comme des autres. Elles ont donc une **adresse**.

Tout comme pour les données, il est possible de disposer des étiquettes dans un programme, dont les valeurs sont des adresses d'instructions.

Les **instructions** d'un programme sont des données comme des autres. Elles ont donc une **adresse**.

Tout comme pour les données, il est possible de disposer des étiquettes dans un programme, dont les valeurs sont des adresses d'instructions. Ceci se fait par

ETIQ: INSTR

où ETIQ est le nom de l'étiquette et INSTR une instruction.

Les **instructions** d'un programme sont des données comme des autres. Elles ont donc une **adresse**.

Tout comme pour les données, il est possible de disposer des étiquettes dans un programme, dont les valeurs sont des adresses d'instructions. Ceci se fait par

ETIQ: INSTR

où ETIQ est le nom de l'étiquette et INSTR une instruction.

mov eax, 0
instr_2: mov ebx, 1
add eax, ebx

P.ex., ici l'étiquette instr_2 pointe vers l'instruction mov ebx, 1.

Les **instructions** d'un programme sont des données comme des autres. Elles ont donc une **adresse**.

Tout comme pour les données, il est possible de disposer des étiquettes dans un programme, dont les valeurs sont des adresses d'instructions. Ceci se fait par

ETIQ: INSTR

où ETIQ est le nom de l'étiquette et INSTR une instruction.

mov eax, 0
instr_2: mov ebx, 1
add eax, ebx

P.ex., ici l'étiquette instr_2 pointe vers l'instruction mov ebx, 1.

Remarque : nous avons déjà rencontré l'étiquette main. Il s'agit d'une étiquette d'instruction. Sa valeur est l'adresse de la 1^{re} instruction du programme.

Pointeur d'instruction et exécution

À chaque instant de l'exécution d'un programme, le registre eip, appelé pointeur d'instruction, contient l'adresse de la prochaine instruction à exécuter.

Pointeur d'instruction et exécution

À chaque instant de l'exécution d'un programme, le registre eip, appelé pointeur d'instruction, contient l'adresse de la prochaine instruction à exécuter.

L'exécution d'un programme s'organise en l'algorithme suivant :

- 1 Répéter, tant que l'exécution n'est pas interrompue :
 - charger l'instruction d'adresse eip;
 - mettre à jour eip;
 - 3 traiter l'instruction.

Pointeur d'instruction et exécution

À chaque instant de l'exécution d'un programme, le registre eip, appelé pointeur d'instruction, contient l'adresse de la prochaine instruction à exécuter.

L'exécution d'un programme s'organise en l'algorithme suivant :

- Répéter, tant que l'exécution n'est pas interrompue :
 - 1 charger l'instruction d'adresse eip;
 - mettre à jour eip;
 - 3 traiter l'instruction.

Par défaut, après le traitement d'une instruction (en tout cas de celles que nous avons vues pour le moment), eip est mis à jour de sorte à contenir l'adresse de l'instruction suivante en mémoire.

Il est impossible d'intervenir directement sur la valeur de eip.

Ainsi, par défaut, l'exécution d'un programme se fait instruction par instruction, dans l'ordre dans lequel elles sont écrites.

Ainsi, par défaut, l'exécution d'un programme se fait instruction par instruction, dans l'ordre dans lequel elles sont écrites.

Néanmoins, il est possible de rompre cette ligne d'exécution en réalisant des sauts. Ils consistent, étant donné un point de départ, à poursuivre l'exécution du programme vers un point cible.

Ainsi, par défaut, l'exécution d'un programme se fait instruction par instruction, dans l'ordre dans lequel elles sont écrites.

Néanmoins, il est possible de rompre cette ligne d'exécution en réalisant des sauts. Ils consistent, étant donné un point de départ, à poursuivre l'exécution du programme vers un point cible.

Pour cela, on se sert de l'instruction

jmp ETIQ

où ETIQ est une étiquette d'instruction. Cette instruction **saute** à l'endroit du code pointé par ETIQ.

Elle agit en **modifiant** de manière adéquate **le pointeur d'instruction** eip.

```
mov ebx, 0xFF
jmp endroit
mov ebx, 0
endroit:
    mov eax, 1
```

L'instruction mov ebx, 0 n'est pas exécutée puisque le jmp endroit qui la précède fait en sorte que l'exécution passe à l'étiquette endroit.

```
mov ebx, 0xFF
jmp endroit
mov ebx, 0
endroit:
    mov eax, 1
```

```
mov eax, 0
debut:
   add eax, 1
   jmp debut
```

L'instruction mov ebx, 0 n'est pas exécutée puisque le jmp endroit qui la précède fait en sorte que l'exécution passe à l'étiquette endroit.

L'exécution de ces instructions provoque une boucle infinie. Le saut inconditionnel vers l'étiquette debut précédente provoque la divergence.

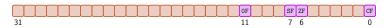
Le registre flags

À tout moment de l'exécution d'un programme, le registre de drapeaux flags contient des informations sur la dernière instruction exécutée.

Le registre flags

À tout moment de l'exécution d'un programme, le registre de drapeaux flags contient des informations sur la dernière instruction exécutée.

Comme son nom l'indique, il fonctionne comme un drapeau : chacun de ses bits code une information du type oui (bit à 1) / non (bit à 0).



Le registre flags

À tout moment de l'exécution d'un programme, le registre de drapeaux flags contient des informations sur la dernière instruction exécutée.

Comme son nom l'indique, il fonctionne comme un drapeau : chacun de ses bits code une information du type oui (bit à 1) / non (bit à 0).



Voici certaines des informations qu'il contient. Le bit

- ZF, « Zero Flag » vaut 1 si l'instruction produit un résultat nul et 0 sinon;
- OF, « Overflow Flag » vaut 1 si l'instruction produit un dépassement de capacité et 0 sinon;
- CF, « Carry Flag » vaut 1 si l'instruction produit une retenue de sortie et 0 sinon;
- SF, « Sign Flag » vaut 1 si l'instruction produit un résultat négatif et 0 sinon.

L'instruction de comparaison cmp s'utilise par

cmp VAL_1, VAL_2

et permet de **comparer** les valeurs VAL_1 et VAL_2 en mettant à jour le registre flags.

L'instruction de comparaison cmp s'utilise par

et permet de **comparer** les valeurs VAL_1 et VAL_2 en mettant à jour le registre flags.

Plus précisément, cette instruction calcule la différence $VAL_1 - VAL_2$ et modifie flags de la manière suivante :

- si VAL_1 VAL_2 = 0, alors ZF est positionné à 1;
- si VAL_1 VAL_2 > 0, alors ZF est positionné à 0 et CF est positionné à 0;
- lacksquare si VAL_1 VAL_2 < 0, alors ZF est positionné à 0 et CF est positionné à 1.

L'instruction de comparaison cmp s'utilise par

et permet de **comparer** les valeurs VAL_1 et VAL_2 en mettant à jour le registre flags.

Plus précisément, cette instruction calcule la différence $VAL_1 - VAL_2$ et modifie flags de la manière suivante :

- si VAL_1 VAL_2 = 0, alors ZF est positionné à 1;
- si VAL_1 VAL_2 > 0, alors ZF est positionné à 0 et CF est positionné à 0;
- si VAL_1 VAL_2 < 0, alors ZF est positionné à 0 et CF est positionné à 1.

On peut préciser la taille des valeurs à comparer à l'aide d'un descripteur de taille (dbyte, word, dword) si besoin est.

L'instruction de comparaison cmp s'utilise par

et permet de **comparer** les valeurs VAL_1 et VAL_2 en mettant à jour le registre flags.

Plus précisément, cette instruction calcule la différence $VAL_1 - VAL_2$ et modifie flags de la manière suivante :

- si VAL_1 VAL_2 = 0, alors ZF est positionné à 1;
- si VAL_1 VAL_2 > 0, alors ZF est positionné à 0 et CF est positionné à 0;
- lacksquare si VAL_1 VAL_2 < 0, alors ZF est positionné à 0 et CF est positionné à 1.

On peut préciser la taille des valeurs à comparer à l'aide d'un descripteur de taille (dbyte, word, dword) si besoin est.

mov ebx, 5 cmp dword 21, ebx

P.ex., cette comparaison fait que ZF et CF sont positionnés à 0.

Un saut conditionnel est un saut qui n'est réalisé que si une condition impliquant le registre flags est vérifiée; si celle-ci n'est pas vérifiée, l'exécution se poursuit en l'instruction qui suit le saut conditionnel.

Un saut conditionnel est un saut qui n'est réalisé que si une condition impliquant le registre flags est vérifiée; si celle-ci n'est pas vérifiée, l'exécution se poursuit en l'instruction qui suit le saut conditionnel.

Pour ce faire, on adopte le schéma

VAL_1 et VAL_2 sont des valeurs, ETIQ est une étiquette d'instruction et SAUT est une instruction de saut conditionnel.

Un saut conditionnel est un saut qui n'est réalisé que si une condition impliquant le registre flags est vérifiée; si celle-ci n'est pas vérifiée, l'exécution se poursuit en l'instruction qui suit le saut conditionnel.

Pour ce faire, on adopte le schéma

VAL_1 et VAL_2 sont des valeurs, ETIQ est une étiquette d'instruction et SAUT est une instruction de saut conditionnel.

Il y a plusieurs instructions de saut conditionnel. Elles diffèrent sur la condition qui provoque le saut :

Instruction	Saute si	
je	VAL_1 = VAL_2	
jne	$\mathtt{VAL}_1 \neq \mathtt{VAL}_2$	
jl	VAL_1 < VAL_2	
jle	VAL_1 ≤ VAL_2	
jg	VAL_1 > VAL_2	
jge	VAL_1 > VAL_2	

```
cmp eax, ebx
jl inferieur
jmp fin
inferieur:
    mov eax, ebx
fin:
```

Ceci saute à inferieur si la valeur de eax est strict. inf. à celle de ebx.

Ceci fait en sorte que eax vaille max(eax, ebx).

```
cmp eax, ebx
jl inferieur
jmp fin
inferieur:
   mov eax, ebx
fin:
mov ecx, 15
debut:
    cmp ecx, 0
    je fin
    sub ecx, 1
    jmp debut
fin·
```

Ceci saute à inferieur si la valeur de eax est strict. inf. à celle de ebx.

Ceci fait en sorte que eax vaille max(eax, ebx).

Ceci est une boucle. Tant que la valeur de ecx est diff. de 0, ecx est décrémenté et un tour de boucle est réalisé.

Quinze tours de boucle sont effectués avant de rejoindre l'étiquette fin.

Simutation du if

```
Si a = b
    BLOC
FinSi
est
cmp eax, ebx
je then
jmp end_if
then:
    BLOC
end_if:
```

Simutation du if

L'équivalent du pseudo-code Sia = bBLOC FinSi est cmp eax, ebx je then jmp end_if then: BLOC end_if:

```
Sia = b
   BLOC 1
Sinon
   BLOC_2
FinSi
est
cmp eax, ebx
jne else
   BLOC_1
   jmp end_if
else:
   BLOC_2
end if:
```

Simutation du while et du do while

```
TantQue a = b
   BLOC
FinTantQue
est
while:
   cmp eax, ebx
   jne end_while
   BLOC
   jmp while
end while:
```

Simutation du while et du do while

```
L'équivalent du pseudo-code
                                  L'équivalent du pseudo-code
TantQue a = b
                                  Faire
    BLOC
                                      BT.OC
FinTantQue
                                  TantQue a = b
est
                                  est
while:
    cmp eax, ebx
    jne end while
                                  do:
    BI.OC
                                      BT.OC
    jmp while
                                      cmp eax, ebx
end while:
                                      je do
```

Simutation du for

```
Pour a = 1 à b
    BLOC
FinPour
est
mov eax, 1
for:
    cmp eax, ebx
    jg end_for
    BLOC
    add eax, 1
    jmp for
end_for:
```

Simutation du for

L'équivalent du pseudo-code

```
Pour a = 1 à b
    BLOC
FinPour
est
mov eax, 1
for:
    cmp eax, ebx
    jg end_for
    BLOC
    add eax, 1
    jmp for
end for:
```

On peut simuler ce pseudo-code de manière plus compacte grâce à l'instruction

loop ETIQ

Celle-ci saute vers l'étiquette d'instruction ETIQ si ecx est non nul et décrémente ce dernier.

On obtient la suite d'instructions suivante :

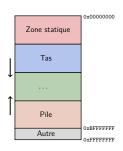
```
mov ecx, ebx
boucle:
   BLOC
   loop boucle
```

Plan

- 3 Programmation
 - Assembleur
 - Bases
 - Sauts
 - Fonctions

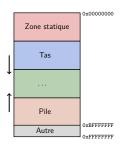
La pile est une zone de la mémoire dans laquelle on peut empiler et dépiler des données.

La zone qu'elle occupe en mémoire est de taille variable mais elle se situe toujours avant l'adresse 0xBFFFFFFF.



La pile est une zone de la mémoire dans laquelle on peut empiler et dépiler des données.

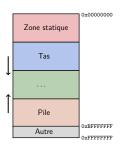
La zone qu'elle occupe en mémoire est de taille variable mais elle se situe toujours avant l'adresse 0xBFFFFFFF.



La pile est de type LIFO : les données sont dépilées de la plus récente à la plus ancienne.

La pile est une zone de la mémoire dans laquelle on peut empiler et dépiler des données.

La zone qu'elle occupe en mémoire est de taille variable mais elle se situe toujours avant l'adresse 0xBFFFFFFF.

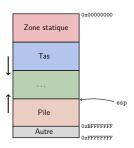


La pile est de type LIFO : les données sont dépilées de la plus récente à la plus ancienne.

On place et on lit dans la pile uniquement des doubles mots.

La pile est une zone de la mémoire dans laquelle on peut empiler et dépiler des données.

La zone qu'elle occupe en mémoire est de taille variable mais elle se situe toujours avant l'adresse 0xBFFFFFFF.



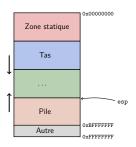
La pile est de type LIFO : les données sont dépilées de la plus récente à la plus ancienne.

On place et on lit dans la pile uniquement des doubles mots.

Le registre esp contient l'adresse de la tête de pile.

La pile est une zone de la mémoire dans laquelle on peut empiler et dépiler des données.

La zone qu'elle occupe en mémoire est de taille variable mais elle se situe toujours avant l'adresse OxBFFFFFFF.



La pile est de type LIFO : les données sont dépilées de la plus récente à la plus ancienne.

On place et on lit dans la pile uniquement des doubles mots.

Le registre esp contient l'adresse de la **tête de pile**.

On utilise le registre ebp pour sauvegarder une position dans la pile (lorsque esp est susceptible de changer).

On dispose de deux opérations pour manipuler la pile :

- empiler une valeur;
- 2 dépiler une valeur.

On dispose de deux opérations pour manipuler la pile :

- empiler une valeur;
- dépiler une valeur.

Pour empiler une valeur VAL à la pile, on utilise $push \ \ VAL$

Ceci décrémente esp de 4 et écrit à l'adresse esp la valeur VAL.

On dispose de deux opérations pour manipuler la pile :

- empiler une valeur;
- 2 dépiler une valeur.

Pour **empiler** une valeur VAL à la pile, on utilise

push VAL

Ceci décrémente esp de 4 et écrit à l'adresse esp la valeur VAL.

Pour **dépiler** vers le registre REG la valeur située en tête de pile, on utilise pop REG

Ceci recopie les 4 octets à partir de l'adresse esp vers REG et incrémente esp de 4.

On dispose de deux opérations pour manipuler la pile :

- empiler une valeur;
- dépiler une valeur.

Pour **empiler** une valeur VAL à la pile, on utilise

push VAL

Ceci décrémente esp de 4 et écrit à l'adresse esp la valeur VAL.

Pour **dépiler** vers le registre REG la valeur située en tête de pile, on utilise pop REG

Ceci recopie les 4 octets à partir de l'adresse esp vers REG et incrémente esp de 4.

Attention : l'ajout d'éléments dans la pile fait décroître la valeur de esp et la suppression d'éléments fait croître sa valeur, ce qui est peut-être contre-intuitif.

Observons l'effet des instructions avec la pile dans l'état suivant :

Adresses	Pile	
1000	0x01010101	esp = 1008
1004	0x20202020	
1008	OxAA55AA55	
1012	OxFFFFFFF	
1016	0x00000000	

Observons l'effet des instructions avec la pile dans l'état suivant :

Adresses	Pile	
1000	0x01010101	esp = 1008
1004	0x20202020	
1008	OxAA55AA55	
1012	OxFFFFFFF	
1016	0x00000000	

esp = 1004

0x01010101 0x00000003 0xAA55AA55 0xFFFFFFFF 0x00000000

push 0x3

Observons l'effet des instructions avec la pile dans l'état suivant :

Adresses	Pile	
1000	0x01010101	esp = 1008
1004	0x20202020	
1008	OxAA55AA55	
1012	OxFFFFFFF	
1016	0x00000000	

0x01010101 0x00000003 0xAA55AA55 0xFFFFFFFF 0x000000000

esp = 1004

 $\mathtt{esp} = \mathtt{1008}$

0x00000003 0xAA55AA55 0xFFFFFFFF 0x00000000

0x01010101

push 0x3
pop eax

Observons l'effet des instructions avec la pile dans l'état suivant :

Adresses	Pile	
1000	0x01010101	esp = 1008
1004	0x20202020	
1008	OxAA55AA55	
1012	OxFFFFFFF	
1016	0x00000000	

push 0x3
pop eax
pop ebx

0x01010101 esp = 1004 0x00000003 0xAA55AA55 0xFFFFFFFF 0x000000000 0x01010101 esp = 1008 0x00000003 0xAA55AA55 0xFFFFFFFF 0x000000000

0x01010101 0x0000003 0xAA55AA55 0xFFFFFFFF 0x00000000 esp = 1012

Observons l'effet des instructions avec la pile dans l'état suivant :

Adresses	Pile	
1000	0x01010101	esp = 1008
1004	0x20202020	
1008	OxAA55AA55	
1012	OxFFFFFFF	
1016	0x00000000	

push 0x3
pop eax
pop ebx
push eax

0x01010101	esp = 1004	0x01010101	esp = 1008
0x00000003		0x00000003	
0xAA55AA55		0xAA55AA55	
OxFFFFFFF		OxFFFFFFF	
0x00000000		0x00000000	
0x01010101	esp = 1012	0x01010101	$\mathtt{esp} = \mathtt{1008}$
0x00000003		0x00000003	
0xAA55AA55		0x00000003	
OxFFFFFFF		OxFFFFFFF	
0x00000000		0x00000000	

Instruction call

On souhaite maintenant établir un mécanisme pour pourvoir écrire des fonctions et les appeler.

Instruction call

On souhaite maintenant établir un mécanisme pour pourvoir écrire des fonctions et les appeler.

L'un des ingrédients pour cela est l'instruction

call ETIQ

Elle permet de sauter à l'étiquette d'instruction ETIQ.

Instruction call

On souhaite maintenant établir un mécanisme pour pourvoir écrire des fonctions et les appeler.

L'un des ingrédients pour cela est l'instruction

call ETIQ

Elle permet de sauter à l'étiquette d'instruction ETIQ.

La différence avec l'instruction jmp ETIQ réside dans le fait que call ETIQ **empile**, avant le saut, l'**adresse de l'instruction qui la suit** dans le programme.

Instruction call

On souhaite maintenant établir un mécanisme pour pourvoir écrire des fonctions et les appeler.

L'un des ingrédients pour cela est l'instruction

call ETIQ

Elle permet de sauter à l'étiquette d'instruction ETIQ.

La différence avec l'instruction jmp ETIQ réside dans le fait que call ETIQ **empile**, avant le saut, l'**adresse de l'instruction qui la suit** dans le programme.

Ainsi, les deux suites d'instructions suivantes sont équivalentes :

call cible push suite suite: jmp cible suite:

Instruction ret

L'intérêt d'enregistrer l'adresse de l'instruction qui suit un call ETIQ repose sur le fait que l'exécution peut **revenir** à cette instruction.

Instruction ret

L'intérêt d'enregistrer l'adresse de l'instruction qui suit un call ETIQ repose sur le fait que l'exécution peut **revenir** à cette instruction.

Ceci est offert par l'instruction (sans opérande)

ret

Elle fonctionne en dépilant la donnée en tête de pile et en sautant à l'adresse spécifiée par cette valeur.

Instruction ret

L'intérêt d'enregistrer l'adresse de l'instruction qui suit un call ETIQ repose sur le fait que l'exécution peut **revenir** à cette instruction.

Ceci est offert par l'instruction (sans opérande)

ret

Elle fonctionne en dépilant la donnée en tête de pile et en sautant à l'adresse spécifiée par cette valeur.

Ainsi, les deux suites d'instructions suivantes sont équivalentes (excepté pour la valeur de eax qui est modifiée dans la seconde) :

```
      call cible
      push suite

      suite:
      jmp cible

      ...
      suite:

      cible:
      ...

      ret
      ...

      pop eax
      jmp eax
```

```
a1 mov ecx, 8
a2 call loin
a3 suiv: add ecx, 24
a4 loin: add ecx, 16
a5 ret
...
a6 fin:
```

			fin
			?
\rightarrow	a1	mov ecx, 8	ecx = 8 eip = a2
	a2	call loin	
	a3	suiv: add ecx, 24	
	a4	loin: add ecx, 16	
	a 5	ret	
	a6	fin:	

				suiv
			fin	fin
			?	?
			ecx = 8	ecx = 8
	a1	mov ecx, 8	$\mathtt{eip} = \mathtt{a2}$	$eip = a^2$
\rightarrow	a2	call loin		
	a3	suiv: add ecx, 24		
	a4	loin: add ecx, 16		
	a5	ret		
	a6	fin:		

				suiv	suiv
			fin	fin	fin
			?	?	?
		0	ecx = 8	ecx = 8	ecx = 24
	al	mov ecx, 8	$\mathtt{eip} = \mathtt{a2}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
	a2	call loin			
	a3	suiv: add ecx, 24			
\rightarrow	a4	loin: add ecx, 16			
	a5	ret			
	a6	fin:			

					suiv	suiv
				fin	fin	fin
				?	?	?
		•		ecx = 8	ecx = 8	ecx = 24
	a1	mov ecx, 8		$\mathtt{eip} = \mathtt{a2}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
	a2	call loin				
	a3	suiv: add ecx,	24			
	a4	loin: add ecx,	16	fin		
		•		?		
\rightarrow	a5	ret		ecx = 24		
				eip = a3		
	a6	fin:				

				suiv	suiv
			fin	fin	fin
			?	?	?
			ecx = 8	ecx = 8	ecx = 24
	a1	mov ecx, 8	$\mathtt{eip} = \mathtt{a2}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
	a2	call loin			
\rightarrow	a3	suiv: add ecx, 24			
	2/1	loin: add ecx, 16	fin	fin	
	aŦ	10111. add ecx, 10	?	?	
	a5	ret	ecx = 24	ecx = 48	
			$\mathtt{eip} = \mathtt{a3}$	$\mathtt{eip} = \mathtt{a4}$	
		• • •			
	a6	fin:			

				suiv	suiv
			fin	fin	fin
			?	?	?
			ecx = 8	ecx = 8	ecx = 24
	a1	mov ecx, 8	$\mathtt{eip} = \mathtt{a2}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
	a2	call loin			
	a3	suiv: add ecx, 24			
\rightarrow	a4	loin: add ecx, 16	fin	fin	fin
,	aı	ioin. add ccx, i	?	?	?
	a5	ret	ecx = 24	ecx = 48	ecx = 64
			$\mathtt{eip} = \mathtt{a3}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
		• • •			
	a6	fin:			

Considérons la suite d'instructions suivante et observons l'état de la pile et de l'exécution.

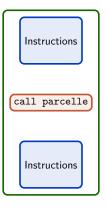
					suiv	suiv
				fin	fin	fin
				?	?	?
				ecx = 8	ecx = 8	ecx = 24
	a1	mov ecx, 8		$\mathtt{eip} = \mathtt{a2}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
	a2	call loin				
	a3	suiv: add ecx,	24			
	a4	loin: add ecx,	16	fin	fin	fin
				?	?	?
\rightarrow	a 5	ret		ecx = 24	ecx = 48	ecx = 64
				$\mathtt{eip} = \mathtt{a3}$	$\mathtt{eip} = \mathtt{a4}$	$\mathtt{eip} = \mathtt{a5}$
		• • •				
	a6	fin:				

ecx = 64eip = a6

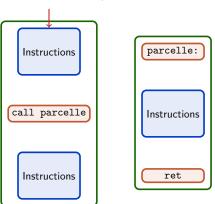
Considérons la suite d'instructions suivante et observons l'état de la pile et de l'exécution.

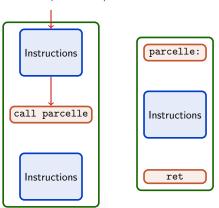
			suiv	suiv
		fin	fin	fin
		?	?	?
a1	mov ecx, 8	$\mathtt{ecx} = 8$ $\mathtt{eip} = \mathtt{a2}$	$\mathtt{ecx} = 8$ $\mathtt{eip} = \mathtt{a4}$	$\mathtt{ecx} = 24$ $\mathtt{eip} = \mathtt{a5}$
a2	call loin			
a3	suiv: add ecx, 24			
a4	loin: add ecx, 16	fin	fin	fin
u-i	ioin. add ccx, io	?	?	?
a5	ret	ecx = 24	ecx = 48	ecx = 64
		eip = a3	$\mathtt{eip} = \mathtt{a4}$	eip = a5
a6	fin:			

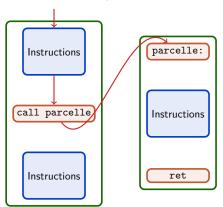
ecx = 64eip = a6

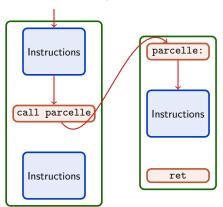


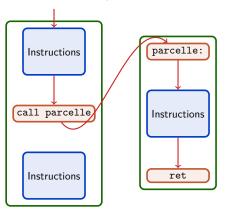


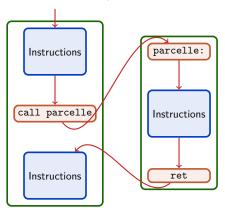


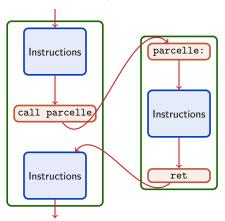




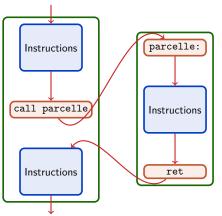








Schématiquement, voici l'action produite sur l'exécution d'un programme par le couple call / ret :



Attention: le retour à l'endroit du code attendu par l'instruction ret n'est correct que si l'état de la pile à l'étiquette parcelle est le même que celui juste avant le ret.

L'écriture de fonctions respecte des conventions, dites conventions d'appel du ${\sf C}.$

L'écriture de fonctions respecte des conventions, dites conventions d'appel du C. Ceci consiste en le respect des points suivants :

les arguments d'une fonction sont passés, avant son appel, dans la pile en les empilant;

L'écriture de fonctions respecte des conventions, dites conventions d'appel du C. Ceci consiste en le respect des points suivants :

- les arguments d'une fonction sont passés, avant son appel, dans la pile en les empilant;
- le résultat d'une fonction est renvoyé en l'écrivant dans le registre eax ;

L'écriture de fonctions respecte des conventions, dites conventions d'appel du C. Ceci consiste en le respect des points suivants :

- les arguments d'une fonction sont passés, avant son appel, dans la pile en les empilant;
- le résultat d'une fonction est renvoyé en l'écrivant dans le registre eax;
- les valeurs des registres de travail ebx, ecx et edx doivent être dans le même état avant l'appel et après l'appel d'une fonction;

L'écriture de fonctions respecte des conventions, dites conventions d'appel du C. Ceci consiste en le respect des points suivants :

- les **arguments** d'une fonction sont passés, avant son appel, dans la **pile** en les empilant;
- 2 le résultat d'une fonction est renvoyé en l'écrivant dans le registre eax;
- les valeurs des registres de travail ebx, ecx et edx doivent être dans le même état avant l'appel et après l'appel d'une fonction;
- 4 la **pile** doit être dans le **même état** avant l'appel et après l'appel d'une fonction. Ceci signifie que l'état des pointeurs esp et ebp sont conservés et que le contenu de la pile qui suit l'adresse esp est également conservé.

L'écriture de fonctions respecte des conventions, dites conventions d'appel du C. Ceci consiste en le respect des points suivants :

- les arguments d'une fonction sont passés, avant son appel, dans la pile en les empilant;
- le résultat d'une fonction est renvoyé en l'écrivant dans le registre eax;
- les valeurs des registres de travail ebx, ecx et edx doivent être dans le même état avant l'appel et après l'appel d'une fonction;
- I la pile doit être dans le même état avant l'appel et après l'appel d'une fonction. Ceci signifie que l'état des pointeurs esp et ebp sont conservés et que le contenu de la pile qui suit l'adresse esp est également conservé.

Note : le point 2 n'est pas obligatoire à suivre.

L'écriture d'une fonction suit le squelette

```
NOM_FCT:
    push ebp
    mov ebp, esp
    INSTR
    pop ebp
    ret
```

lci, NOM_FCT est une étiquette d'instruction qui fait d'office de nom pour la fonction. De plus, INSTR est un bloc d'instructions.

Il est primordial que INSTR conserve l'état de la pile.

L'écriture d'une fonction suit le squelette

```
NOM FCT:
    push ebp
    mov ebp, esp
    TNSTR.
    pop ebp
    ret
push ARG_N
```

Ici, NOM FCT est une étiquette d'instruction qui fait d'office de nom pour la fonction. De plus, INSTR est un bloc d'instructions.

Il est primordial que INSTR conserve l'état de la pile.

L'appel d'une fonction se fait par

```
push ARG 1
call NOM FCT
```

add esp, 4 * N

lci, NOM FCT est le nom de la fonction à appeler. Elle admet N arguments qui sont empilés du dernier au premier.

Après l'appel, on incrémente esp pour dépiler d'un coup les N arguments de la fonction.

Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
push ARG_N push ebp
... mov ebp, esp
push ARG_1 INSTR
call NOM_FCT pop ebp
ADD esp, 4 * N ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.

Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
push ARG_N
...
push ARG_1
call NOM_FCT
ADD esp, 4 * N
```

```
NOM_FCT:
    push ebp
    mov ebp, esp
    INSTR
    pop ebp
    ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.

Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
→ push ARG_N
...
push ARG_1
call NOM_FCT
ADD esp, 4 * N
```

```
NOM_FCT:
    push ebp
    mov ebp, esp
    INSTR
    pop ebp
    ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



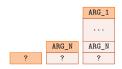
Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
push ARG_N
...

→ push ARG_1
call NOM_FCT
ADD esp, 4 * N
```

```
NOM_FCT:
    push ebp
    mov ebp, esp
    INSTR
    pop ebp
    ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.

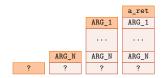


Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
push ARG_N
...
push ARG_1
→ call NOM_FCT
ADD esp, 4 * N
```

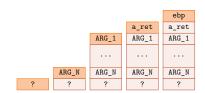
```
NOM_FCT:
    push ebp
    mov ebp, esp
    INSTR
    pop ebp
    ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

```
      NOM_FCT:

      push ARG_N
      push ebp

      ...
      → mov ebp, esp

      push ARG_1
      INSTR

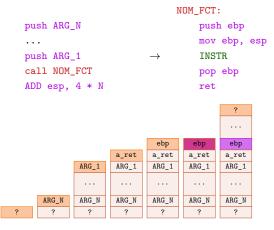
      call NOM_FCT
      pop ebp

      ADD esp, 4 * N
      ret
```

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.

				ebp	ebp
			a_ret	a_ret	a_ret
		ARG_1	ARG_1	ARG_1	ARG_1
	ARG_N	ARG_N	ARG_N	ARG_N	ARG_N
?	?	?	?	?	?

Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

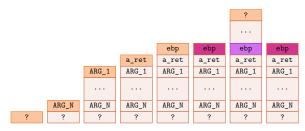


Légende: en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.

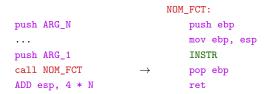
Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.



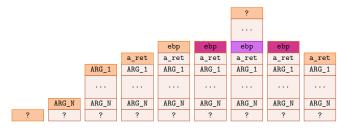
Légende: en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.



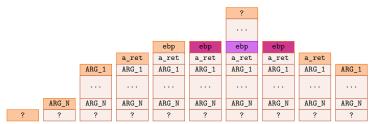
Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.



Légende: en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



Analysons l'état de la pile, étape par étape, lors de l'appel d'une fonction.

NOM_FCT:

push ARG_N push ebp

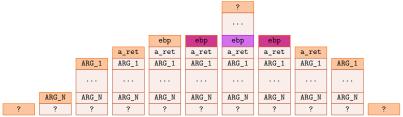
... mov ebp, esp

push ARG_1 INSTR

call NOM_FCT pop ebp

→ ADD esp, 4 * N ret

Légende : en orange, la zone de la pile pointée par esp, en violet, la zone de la pile pointée par ebp, a_ret est l'adresse de l'instr. qui suit le call.



On observe que:

■ l'état de la pile est conservé avant et après l'appel à la fonction si et seulement si les instructions de INSTR le préservent;

On observe que:

- l'état de la pile est conservé avant et après l'appel à la fonction si et seulement si les instructions de INSTR le préservent;
- dans INSTR, il est néanmoins possible d'empiler et de dépiler des valeurs dans la pile. Ce qui est important est qu'il y ait autant de de valeurs empilées que de valeurs dépilées;

On observe que:

- l'état de la pile est conservé avant et après l'appel à la fonction si et seulement si les instructions de INSTR le préservent;
- dans INSTR, il est néanmoins possible d'empiler et de dépiler des valeurs dans la pile. Ce qui est important est qu'il y ait autant de de valeurs empilées que de valeurs dépilées;
- ainsi, la valeur de esp est susceptible de changer dans INSTR. C'est pour cela que l'on sauvegarde sa valeur, à l'entrée de la fonction, dans ebp;

On observe que:

- l'état de la pile est conservé avant et après l'appel à la fonction si et seulement si les instructions de INSTR le préservent;
- dans INSTR, il est néanmoins possible d'empiler et de dépiler des valeurs dans la pile. Ce qui est important est qu'il y ait autant de de valeurs empilées que de valeurs dépilées;
- ainsi, la valeur de esp est susceptible de changer dans INSTR. C'est pour cela que l'on sauvegarde sa valeur, à l'entrée de la fonction, dans ebp;
- le registre ebp sert, dans INSTR, à accéder aux arguments. En effet, l'adresse du 1^{er} argument est ebp + 8, celle du 2^e est ebp + 12 et plus généralement, celle du i^e argument est

$$ebp + 4 * (i + 1)$$

On observe que :

- l'état de la pile est conservé avant et après l'appel à la fonction si et seulement si les instructions de INSTR le préservent;
- dans INSTR, il est néanmoins possible d'empiler et de dépiler des valeurs dans la pile. Ce qui est important est qu'il y ait autant de de valeurs empilées que de valeurs dépilées;
- ainsi, la valeur de esp est susceptible de changer dans INSTR. C'est pour cela que l'on sauvegarde sa valeur, à l'entrée de la fonction, dans ebp;
- le registre ebp sert, dans INSTR, à accéder aux arguments. En effet, l'adresse du 1^{er} argument est ebp + 8, celle du 2^e est ebp + 12 et plus généralement, celle du i^e argument est

$$ebp + 4 * (i + 1)$$

on sauvegarde et on restaure tout de même, par un push ebp / pop ebp l'état ebp à l'entrée de la fonction. Ce même mécanisme peut être utilisé pour sauvegarder / restaurer l'état des registres de travail.

Voici un exemple de fonction :

```
; Fonction qui renvoie la somme de deux
: entiers
; Arguments :
  (1) une valeur entière signée
 sur 4 octets
     (2) une valeur entière signée
     sur 4 octets
: Renvoi : la somme des deux
; arguments
somme:
    push ebp
    mov ebp, esp
    mov eax, [ebp + 8]
    add eax, [ebp + 12]
    pop ebp
    ret
```

Voici un exemple de fonction :

```
; Fonction qui renvoie la somme de deux
: entiers
; Arguments :
    (1) une valeur entière signée
     sur 4 octets
     (2) une valeur entière signée
     sur 4 octets
: Renvoi : la somme des deux
; arguments
somme:
    push ebp
    mov ebp, esp
    mov eax, [ebp + 8]
    add eax, [ebp + 12]
    pop ebp
    ret
```

Pour calculer dans eax la somme de $(43)_{\rm dix}$ et $(1996)_{\rm dix}$, on utilise

push 1996 push 43 call somme add esp, 8

Voici un exemple de fonction :

```
: Fonction aui renvoie la somme de deux
: entiers
; Arguments :
    (1) une valeur entière signée
     sur 4 octets
     (2) une valeur entière signée
     sur 4 octets
: Renvoi : la somme des deux
; arguments
somme:
    push ebp
    mov ebp, esp
    mov eax, [ebp + 8]
    add eax, [ebp + 12]
    pop ebp
    ret
```

Pour calculer dans eax la somme de $(43)_{\rm dix}$ et $(1996)_{\rm dix}$, on utilise

```
push 1996
push 43
call somme
add esp, 8
```

Rappel 1: on empile les arguments dans l'ordre inverse de ce que la fonction attend.

Voici un exemple de fonction :

```
: Fonction aui renvoie la somme de deux
: entiers
: Arguments :
     (1) une valeur entière signée
     sur 4 octets
     (2) une valeur entière signée
     sur 4 octets
: Renvoi : la somme des deux
; arguments
somme:
    push ebp
    mov ebp, esp
    mov eax, [ebp + 8]
    add eax, [ebp + 12]
    pop ebp
    ret
```

Pour calculer dans eax la somme de $(43)_{\rm dix}$ et $(1996)_{\rm dix}$, on utilise

```
push 1996
push 43
call somme
add esp, 8
```

Rappel 1 : on empile les arguments dans l'ordre inverse de ce que la fonction attend.

Rappel 2: on ajoute 8 a esp après l'appel pour dépiler d'un seul coup les deux arguments $(8 = 2 \times 4)$.

```
; Fonction qui affiche un
; caractere
; Arguments :
; (1) valeur du
; caractere a afficher.
; Renvoi : rien.
```

```
; Fonction qui affiche un
; caractere
; Arguments :
; (1) valeur du
; caractere a afficher.
; Renvoi : rien.
print_char:
; Debut
   push ebp
   mov ebp, esp
```

```
; Fin pop ebp
```

```
; Fonction qui affiche un
; caractere
; Arguments:
; (1) valeur du
; caractere a afficher.
; Renvoi : rien.
print_char:
; Debut
   push ebp
   mov ebp, esp
```

```
mov ebx, 1
mov ecx, ebp
add ecx, 8
mov edx, 1
mov eax, 4
int 0x80
```

```
; Fin pop ebp
```

```
; Fonction qui affiche un
                                    ; Affichage
                                        mov ebx, 1
: caractere
; Arguments :
                                        mov ecx, ebp
     (1) valeur du
                                        add ecx, 8
     caractere a afficher.
                                        mov edx, 1
: Renvoi : rien.
                                        mov eax, 4
                                        int. 0x80
print char:
: Debut
                                    ; Rest. des reg.
    push ebp
                                        pop edx
    mov ebp, esp
                                        pop ecx
                                        pop ebx
; Sauv. des reg.
                                        pop eax
    push eax
                                    : Fin
    push ebx
    push ecx
                                        pop ebp
    push edx
                                        ret
```

```
; Fonction qui affiche une
; chaine de caracteres
; Arguments :
; (1) adresse de la
; chaine de caracteres.
: Renvoi : nbr carac. aff.
```

```
; Fonction qui affiche une
; chaine de caracteres
; Arguments :
; (1) adresse de la
; chaine de caracteres.
; Renvoi : nbr carac. aff.
print_string:
; Debut
push ebp
mov ebp, esp
```

```
; Fin pop ebp
```

```
; Fonction qui affiche une
: chaine de caracteres
; Arguments :
     (1) adresse de la
      chaine de caracteres.
: Renvoi : nbr carac. aff.
print_string:
: Debut
    push ebp
    mov ebp, esp
: Adresse debut chaine
    mov ebx, [ebp + 8]
                                        : Fin
                                            pop ebp
                                            ret
```

```
; Fonction qui affiche une
: chaine de caracteres
; Arguments :
     (1) adresse de la
      chaine de caracteres.
: Renvoi : nbr carac. aff.
print_string:
: Debut
    push ebp
    mov ebp, esp
: Adresse debut chaine
    mov ebx, [ebp + 8]
                                        : Fin
; Init. compteur
                                            pop ebp
    mov eax, 0
                                            ret.
```

```
; Fonction qui affiche une
                                       ; Boucle d'affichage
: chaine de caracteres
                                           boucle:
: Arguments :
                                               cmp byte [ebx], 0
     (1) adresse de la
                                               je fin_boucle
     chaine de caracteres.
                                               push dword [ebx]
: Renvoi : nbr carac. aff.
                                               call print_char
                                               add esp, 4
print_string:
                                               add ebx, 1
: Debut
                                               add eax, 1
    push ebp
                                               jmp boucle
    mov ebp, esp
                                           fin_boucle:
: Adresse debut chaine
    mov ebx, [ebp + 8]
                                       : Fin
; Init. compteur
                                           pop ebp
    mov eax, 0
                                           ret.
```

```
; Fonction qui affiche une
                                       ; Boucle d'affichage
: chaine de caracteres
                                           boucle:
: Arguments :
                                                cmp byte [ebx], 0
     (1) adresse de la
                                                je fin_boucle
     chaine de caracteres.
                                                push dword [ebx]
: Renvoi : nbr carac. aff.
                                                call print_char
                                                add esp, 4
print_string:
                                                add ebx, 1
: Debut
                                                add eax. 1
    push ebp
                                                jmp boucle
    mov ebp, esp
                                           fin_boucle:
; Sauv. des reg.
    push ebx
: Adresse debut chaine
    mov ebx, [ebp + 8]
                                       : Fin
; Init. compteur
                                           pop ebp
    mov eax, 0
                                           ret.
```

```
; Fonction qui affiche une
                                       ; Boucle d'affichage
: chaine de caracteres
                                           boucle:
: Arguments :
                                                cmp byte [ebx], 0
     (1) adresse de la
                                                je fin_boucle
     chaine de caracteres.
                                                push dword [ebx]
: Renvoi : nbr carac. aff.
                                                call print_char
                                                add esp, 4
print_string:
                                                add ebx, 1
: Debut
                                                add eax. 1
    push ebp
                                                jmp boucle
    mov ebp, esp
                                           fin_boucle:
; Sauv. des reg.
    push ebx
                                       ; Rest. des reg.
                                           pop ebx
: Adresse debut chaine
    mov ebx, [ebp + 8]
                                       : Fin
; Init. compteur
                                           pop ebp
    mov eax, 0
                                           ret.
```

On souhaite écrire une fonction pour calculer récursivement le n^e nombre triangulaire triangle(n) défini par

$$\operatorname{triangle}(n) := \begin{cases} 0 & \text{si } n = 0, \\ n + \operatorname{triangle}(n - 1) & \text{sinon.} \end{cases}$$

```
: Fonction de calcul de
                                                               : Calcul res.
; nombres triangulaires.
                               ; Sauv. de l'arg.
                                                                add eax, ebx
; Arguments :
                                mov ebx, [ebp + 8]
; (1) entier positif
                                                                jmp fin
: Renvoi : le nombre
                               cmp ebx, 0
; triangulaire de l'arg.
                                je cas_terminal
                                                           cas terminal:
triangle:
                                cas non terminal:
                                                                mov eax, 0
   : Debut
                                   ; Prepa. appel rec.
                                                           fin:
                                    mov ecx, ebx
                                                           ; Rest. des reg.
    push ebp
    mov ebp, esp
                                    sub ecx, 1
                                                           pop edx
                                                           pop ecx
   ; Sauv. des reg.
                                   ; Appel rec.
                                                           pop ebx
    push ebx
                                    push ecx
                                    call triangle
                                                           ; Fin
    push ecx
    push edx
                                    add esp, 4
                                                           pop ebp
                                                            ret.
```

On souhaite écrire une fonction pour calculer récursivement la factorielle fact(n) de tout entier positif n. On rappelle que fact(n) est défini par

$$fact(n) := \begin{cases} 1 & \text{si } n = 0, \\ n \times fact(n-1) & \text{sinon.} \end{cases}$$

```
: Fonction de calcul de
                                                                 : Calcul res.
: la factorielle
                                ; Sauv. de l'arg.
                                                                 mul ebx
; Arguments :
                                mov ebx, [ebp + 8]
; (1) entier positif
                                                                 jmp fin
: Renvoi : la factorielle
                               cmp ebx, 0
; de l'argument
                                je cas_terminal
                                                             cas terminal:
fact:
                                cas non terminal:
                                                                 mov eax, 1
   : Debut
                                    ; Prepa. appel rec.
                                                             fin:
                                     mov ecx, ebx
                                                            ; Rest. des reg.
    push ebp
    mov ebp, esp
                                     sub ecx, 1
                                                             pop edx
                                                             pop ecx
   ; Sauv. des reg.
                                    : Appel rec.
                                                             pop ebx
    push ebx
                                     push ecx
                                     call fact
                                                            ; Fin
    push ecx
    push edx
                                     add esp, 4
                                                             pop ebp
```

ret.

On souhaite écrire une fonction pour calculer récursivement le n^e nombre de Fibonacci fibo(n). On rappelle que fibo(n) est défini par

$$\operatorname{fibo}(n) := \begin{cases} n & \text{si } n \leqslant 1, \\ \operatorname{fibo}(n-1) + \operatorname{fibo}(n-2) & \text{sinon.} \end{cases}$$

```
: Fonction de calcul de
: nombres de Fibonacci
                                    cas non terminal :
                                                                       : Calcul res.
: Arguments :
                                         ; Prepa. ap. rec. 1
                                                                        pop ebx
 (1) entier positif
                                        mov ecx, ebx
                                                                        add eax, ebx
: Renvoi : le nombre de
                                        sub ecx, 1
; Fibonacci de l'argument
                                        ; Appel rec. 1
                                                                        jmp fin
fibo:
                                        push ecx
    : Debut
                                        call fibo
                                                                    cas terminaux:
    push ebp
                                        add esp, 4
                                                                        mov eax. ebx
    mov ebp, esp
    ; Sauv. des reg.
                                         ; Sauv. res. 1 pile
                                                                    fin:
    push ebx
                                        push eax
    push ecx
                                                                    ; Rest. des reg.
                                         ; Prepa. ap. rec. 2
    push edx
                                                                    pop edx
                                        mov ecx, ebx
                                                                    pop ecx
    ; Sauvegarde de l'arg.
                                        sub ecx, 2
                                                                    pop ebx
    mov ebx. [ebp + 8]
                                         ; Appel rec. 1
                                        push ecx
                                                                    pop ebp
                                        call fibo
    cmp ebx, 1
                                                                    ret
    jle cas_terminaux
                                        add esp. 4
```

Étiquettes locales

Dans un programme complet, il peut être difficile de gérer de nombreuses étiquettes de code.

Il existe pour cette raison la notion d'étiquettes locales, dont la syntaxe de définition et de référence est

.ETIQ:

Étiquettes locales

Dans un programme complet, il peut être difficile de gérer de nombreuses étiquettes de code.

Il existe pour cette raison la notion d'étiquettes locales, dont la syntaxe de définition et de référence est

.ETIQ:

P.ex.,

etiq_globale:
.action:
INSTR_1
jmp .action

 ${\tt jmp\ .action}$

déclare plusieurs étiquettes de code, dont deux du même nom et locales, .action.

Le $1^{\rm er}$ jmp saute à l'instruction correspondant au $1^{\rm er}$.action, tandis que le $2^{\rm e}$ jmp saute à l'instruction correspondant au $2^{\rm e}$ action.

Il est possible de réaliser des projets en assembleur sur plusieurs fichiers, découpés en modules.

Un module est constitué

- d'un fichier source d'extension .asm;
- d'un fichier d'en-tête d'extension .inc.

Il est possible de réaliser des projets en assembleur sur plusieurs fichiers, découpés en modules.

Un module est constitué

- d'un fichier source d'extension .asm;
- d'un fichier d'en-tête d'extension .inc.

Seul le module qui contient la fonction principale main ne dispose pas de fichier d'en-tête.

Il est possible de réaliser des projets en assembleur sur plusieurs fichiers, découpés en modules.

Un module est constitué

- d'un fichier source d'extension .asm;
- d'un fichier d'en-tête d'extension .inc.

Seul le module qui contient la fonction principale main ne dispose pas de fichier d'en-tête.

Pour compiler un projet sur plusieurs fichiers, on se sert des commandes

```
nasm -f elf32 Main.asm
nasm -f elf32 M1.asm
...
nasm -f elf32 Mk.asm
ld -o Exec -e main Main.o M1.o ... Mk.o
```

Un module (non principal) contient une collection de fonctions destinées à être utilisées depuis l'extérieur.

Un module (non principal) contient une collection de fonctions destinées à être utilisées depuis l'extérieur.

On autorise une étiquette d'instruction ETIQ à être visible depuis l'extérieur en ajoutant la ligne

global ETIQ

juste avant la définition de l'étiquette.

Un module (non principal) contient une collection de fonctions destinées à **être utilisées depuis l'extérieur**.

On autorise une étiquette d'instruction ETIQ à être visible depuis l'extérieur en ajoutant la ligne

global ETIQ

juste avant la définition de l'étiquette.

De plus, on renseigne dans le fichier d'en-tête l'existence de la fonction par

extern ETIQ

Il est d'usage de documenter à cet endroit la fonction.

Pour bénéficier des fonctions définies dans un module M dans un fichier F.asm, on invoque, au tout début de F.asm, la directive

%include "M.inc"

Uniquement les fonctions rendues visibles depuis l'extérieur de M peuvent être appelées dans F.asm.

Pour bénéficier des fonctions définies dans un module ${\tt M}$ dans un fichier ${\tt F.asm}$, on invoque, au tout début de ${\tt F.asm}$, la directive

Uniquement les fonctions rendues visibles depuis l'extérieur de M peuvent être appelées dans F.asm.

Voici p.ex., un module ES et son utilisation dans Main.asm :

```
; ES.inc
```

; Documentation...
extern print_char

; Documentation...
extern print_string

Pour bénéficier des fonctions définies dans un module M dans un fichier F.asm, on invoque, au tout début de F.asm, la directive

```
%include "M.inc"
```

Uniquement les fonctions rendues visibles depuis l'extérieur de ${\tt M}$ peuvent être appelées dans ${\tt F.asm}$.

Voici p.ex., un module ES et son utilisation dans Main.asm :

```
; ES.inc ; ES.asm

; Documentation... extern print_char print_char:
; Documentation... extern print_string global print_string print_string:
...
```

Pour bénéficier des fonctions définies dans un module M dans un fichier F.asm, on invoque, au tout début de F.asm, la directive

Uniquement les fonctions rendues visibles depuis l'extérieur de M peuvent être appelées dans F.asm.

Voici p.ex., un module ES et son utilisation dans Main.asm :

```
; ES.inc ; ES.asm ; Main.asm

; Documentation... extern print_char print_char: call print_string
; Documentation... extern print_string global print_string print_string:
```

Plan

- 4 Optimisations
 - Pipelines
 - Mémoires

Plan

- 4 Optimisations
 - Pipelines
 - Mémoires

Pour des raisons pédagogiques, on se place sur une architecture simplifiée où toute instruction est exécutée selon le schéma suivant :

(IF, Instruction Fetch) chargement de l'instruction et mise à jour du pointeur d'instruction eip de sorte qu'il contienne l'adresse de la prochaine instruction à exécuter;

Pour des raisons pédagogiques, on se place sur une architecture simplifiée où toute instruction est exécutée selon le schéma suivant :

- (IF, Instruction Fetch) chargement de l'instruction et mise à jour du pointeur d'instruction eip de sorte qu'il contienne l'adresse de la prochaine instruction à exécuter;
- (ID, Instruction Decode) identification de l'instruction. Les arguments éventuels de l'instruction sont placés dans l'unité arithmétique et logique.

Pour des raisons pédagogiques, on se place sur une architecture simplifiée où toute instruction est exécutée selon le schéma suivant :

- (IF, Instruction Fetch) chargement de l'instruction et mise à jour du pointeur d'instruction eip de sorte qu'il contienne l'adresse de la prochaine instruction à exécuter;
- (ID, Instruction Decode) identification de l'instruction. Les arguments éventuels de l'instruction sont placés dans l'unité arithmétique et logique.
- **(EX**, **Ex**ecute) exécution de l'instruction par l'unité arithmétique et logique.

Pour des raisons pédagogiques, on se place sur une architecture simplifiée où toute instruction est exécutée selon le schéma suivant :

- (IF, Instruction Fetch) chargement de l'instruction et mise à jour du pointeur d'instruction eip de sorte qu'il contienne l'adresse de la prochaine instruction à exécuter;
- (ID, Instruction Decode) identification de l'instruction. Les arguments éventuels de l'instruction sont placés dans l'unité arithmétique et logique.
- **EX**, **Ex**ecute) exécution de l'instruction par l'unité arithmétique et logique.
- (WB, Write Back) écriture éventuelle dans les registres ou dans la mémoire.

Par exemple, l'instruction

add eax, [adr]

Par exemple, l'instruction

add eax, [adr]

où adr est une adresse, est traitée de la manière suivante :

(IF) l'instruction add est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction;

Par exemple, l'instruction

```
add eax, [adr]
```

- (IF) l'instruction add est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction;
- (ID) le système repère qu'il s'agit de l'instruction add et il lit les 4 octets situés à partir de l'adresse adr dans la mémoire, ainsi que la valeur du registre eax;

Par exemple, l'instruction

add eax, [adr]

- (IF) l'instruction add est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction;
- (ID) le système repère qu'il s'agit de l'instruction add et il lit les 4 octets situés à partir de l'adresse adr dans la mémoire, ainsi que la valeur du registre eax;
- (EX) l'unité arithmétique et logique effectue l'addition entre les deux valeurs chargées;

Par exemple, l'instruction

```
add eax, [adr]
```

- (IF) l'instruction add est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction;
- (ID) le système repère qu'il s'agit de l'instruction add et il lit les 4 octets situés à partir de l'adresse adr dans la mémoire, ainsi que la valeur du registre eax;
- **(EX)** l'unité arithmétique et logique effectue l'addition entre les deux valeurs chargées;
- 4 (WB) le résultat ainsi calculé est écrit dans eax.

Par exemple, l'instruction

jmp adr

Par exemple, l'instruction

jmp adr

où adr est une adresse d'instruction, est traitée de la manière suivante :

(IF) l'instruction jmp est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction (il ne pointe donc pas encore forcément sur l'instruction d'adresse adr comme souhaité);

Par exemple, l'instruction

jmp adr

- (IF) l'instruction jmp est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction (il ne pointe donc pas encore forcément sur l'instruction d'adresse adr comme souhaité);
- (ID) le système repère qu'il s'agit de l'instruction jmp et il lit la valeur de l'adresse adr;

Par exemple, l'instruction

jmp adr

- (IF) l'instruction jmp est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction (il ne pointe donc pas encore forcément sur l'instruction d'adresse adr comme souhaité);
- (ID) le système repère qu'il s'agit de l'instruction jmp et il lit la valeur de l'adresse adr;
- (EX) l'adresse d'instruction cible est calculée à partir de la valeur de adr;

Par exemple, l'instruction

jmp adr

- (IF) l'instruction jmp est chargée et eip est incrémenté afin qu'il pointe vers la prochaine instruction (il ne pointe donc pas encore forcément sur l'instruction d'adresse adr comme souhaité);
- (ID) le système repère qu'il s'agit de l'instruction jmp et il lit la valeur de l'adresse adr;
- (EX) l'adresse d'instruction cible est calculée à partir de la valeur de adr;
- 4 (WB) l'adresse d'instruction cible est écrite dans eip.

L'horloge du processeur permet de rythmer ces étapes.

L'exécution de chacune de ces étapes demande au moins un cycle d'horloge.

L'horloge du processeur permet de rythmer ces étapes.

L'exécution de chacune de ces étapes demande au moins un cycle d'horloge.

Certaines opérations demandent plusieurs cycles d'horloge pour être traitées. La division (instruction div), par exemple, demande plusieurs dizaines de cycles d'horloge pour réaliser l'étape **EX**.

L'horloge du processeur permet de rythmer ces étapes.

L'exécution de chacune de ces étapes demande au moins un cycle d'horloge.

Certaines opérations demandent plusieurs cycles d'horloge pour être traitées. La division (instruction div), par exemple, demande plusieurs dizaines de cycles d'horloge pour réaliser l'étape **EX**.

La vitesse d'horloge d'un processeur est exprimée en hertz (Hz).

Un processeur dont la vitesse d'horloge est de 1 Hz évolue à 1 cycle d'horloge par seconde.

L'horloge du processeur permet de rythmer ces étapes.

L'exécution de chacune de ces étapes demande au moins un cycle d'horloge.

Certaines opérations demandent plusieurs cycles d'horloge pour être traitées. La division (instruction div), par exemple, demande plusieurs dizaines de cycles d'horloge pour réaliser l'étape **EX**.

La vitesse d'horloge d'un processeur est exprimée en hertz (Hz).

Un processeur dont la vitesse d'horloge est de 1 Hz évolue à 1 cycle d'horloge par seconde.

Problématique : comment optimiser l'exécution des instructions ?

Le travail à la chaîne

Considérons une usine qui produit des pots de confiture. L'instruction que suit l'usine est d'assembler, en boucle, des pots de confiture. Cette tâche se divise en quatre sous-tâches :

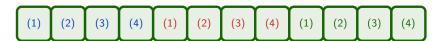
- placer un pot vide sur le tapis roulant;
- remplir le pot de confiture;
- visser le couvercle;
- d coller l'étiquette.

Le travail à la chaîne

Considérons une usine qui produit des pots de confiture. L'instruction que suit l'usine est d'assembler, en boucle, des pots de confiture. Cette tâche se divise en quatre sous-tâches :

- placer un pot vide sur le tapis roulant;
- 2 remplir le pot de confiture;
- 3 visser le couvercle;
- d coller l'étiquette.

La création séquentielle de trois pots de confiture s'organise de la manière suivante :



et nécessite $3 \times 4 = 12$ étapes.

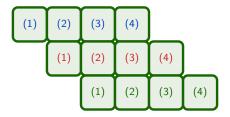
Le travail à la chaîne efficace

Observation: au lieu de réaliser ces assemblages séquentiellement, lorsqu'un pot est sujet à une sous-tâche (i), $1 \le i \le 4$, on peut appliquer à un autre pot une autre sous-tâche (j), $1 \le j \ne i \le 4$.

Le travail à la chaîne efficace

Observation: au lieu de réaliser ces assemblages séquentiellement, lorsqu'un pot est sujet à une sous-tâche (i), $1 \le i \le 4$, on peut appliquer à un autre pot une autre sous-tâche (j), $1 \le j \ne i \le 4$.

Cette organisation se schématise en



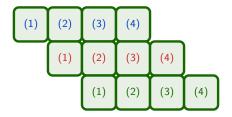
et nécessite 4+1+1=6 étapes.

À chaque instant, toute sous-tâche est sollicitée au plus une fois.

Le travail à la chaîne efficace

Observation: au lieu de réaliser ces assemblages séquentiellement, lorsqu'un pot est sujet à une sous-tâche (i), $1 \le i \le 4$, on peut appliquer à un autre pot une autre sous-tâche (j), $1 \le j \ne i \le 4$.

Cette organisation se schématise en



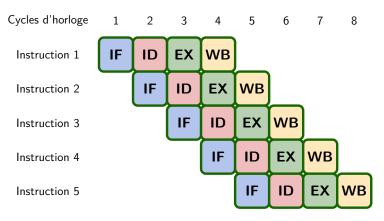
et nécessite 4 + 1 + 1 = 6 étapes.

À chaque instant, toute sous-tâche est sollicitée au plus une fois.

Plusieurs sous-tâches sont exécutée en même temps.

Pipeline

Le pipeline permet l'organisation suivante :



Il permet (dans cet exemple) d'exécuter 5 instructions en 8 cycles d'horloge au lieu de 20.

Pipeline

Le pipeline étudié ici est une variante simplifiée du *Classic RISC pipeline* introduit par D. Patterson.

Chaque étape est prise en charge par un étage du pipeline. Il dispose ici de quatre étages.

Pipeline

Le pipeline étudié ici est une variante simplifiée du *Classic RISC pipeline* introduit par D. Patterson.

Chaque étape est prise en charge par un étage du pipeline. Il dispose ici de quatre étages.

Les processeurs modernes disposent de pipelines ayant bien plus d'étages :

Processeur	Nombre d'étages du pipeline
Intel Pentium 4 Prescott	31
Intel Pentium 4	20
Intel Core i7	14
AMD Athlon	12

Aléas

Étant donné que l'utilisation d'un pipeline induit un entrelacement dans l'exécution des instructions, des problèmes peuvent survenir. Ceux-ci sont appelés aléas et peuvent être de trois sortes :

aléas structurels (conflit d'utilisation d'une ressource);

Aléas

Étant donné que l'utilisation d'un pipeline induit un entrelacement dans l'exécution des instructions, des problèmes peuvent survenir. Ceux-ci sont appelés aléas et peuvent être de trois sortes :

- aléas structurels (conflit d'utilisation d'une ressource);
- aléas de donnée (dépendance d'un résultat d'une précédente instruction);

Aléas

Étant donné que l'utilisation d'un pipeline induit un entrelacement dans l'exécution des instructions, des problèmes peuvent survenir. Ceux-ci sont appelés aléas et peuvent être de trois sortes :

- aléas structurels (conflit d'utilisation d'une ressource);
- aléas de donnée (dépendance d'un résultat d'une précédente instruction);
- 3 aléas de contrôle (saut vers un autre endroit du code).

Aléas

Étant donné que l'utilisation d'un pipeline induit un entrelacement dans l'exécution des instructions, des problèmes peuvent survenir. Ceux-ci sont appelés aléas et peuvent être de trois sortes :

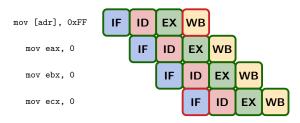
- 1 aléas structurels (conflit d'utilisation d'une ressource);
- aléas de donnée (dépendance d'un résultat d'une précédente instruction);
- 3 aléas de contrôle (saut vers un autre endroit du code).

Une **solution générale** pour faire face aux aléas est de suspendre l'exécution de l'instruction qui pose problème jusqu'à ce que le problème se résolve. Cette mise en pause créé des « bulles » dans le pipeline.

Un aléa structurel survient lorsque deux étapes d'exécution d'instructions souhaitent accéder au même moment à une même ressource.

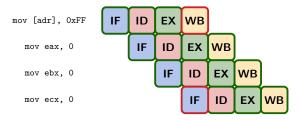
Un aléa structurel survient lorsque deux étapes d'exécution d'instructions souhaitent accéder au même moment à une même ressource.

Considérons p.ex. un pipeline dans la configuration suivante :



Un aléa structurel survient lorsque deux étapes d'exécution d'instructions souhaitent accéder au même moment à une même ressource.

Considérons p.ex. un pipeline dans la configuration suivante :

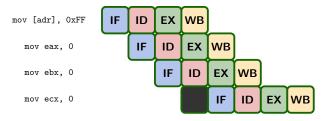


Problème : le **WB** de la 1^{re} instruction tente d'écrire en mémoire, tandis que le **IF** de la 4^e instruction cherche à charger la 4^e instruction. Toutes deux sollicitent au même moment le bus reliant l'unité arithmétique et logique et la mémoire.

Solution 1. : temporiser la 4^e instruction en la précédant d'une bulle.

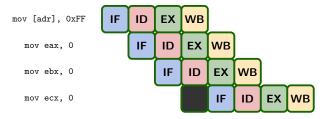
Solution 1. : temporiser la 4^e instruction en la précédant d'une bulle.

On obtient:



Solution 1. : temporiser la 4^e instruction en la précédant d'une bulle.

On obtient:



On continue d'appliquer ce raisonnement (en ajoutant des bulles) jusqu'à ce qu'il n'y ait plus d'aléa structurel.

Solution 2. : diviser la connection entre unité arithmétique et logique et la mémoire en deux bus.

L'un sera utilisé pour accéder aux données et l'autre, au programme.

Solution 2. : diviser la connection entre unité arithmétique et logique et la mémoire en deux bus.

L'un sera utilisé pour accéder aux données et l'autre, au programme.

Ceci ne résout tout de même pas l'aléa ID vs WB car

d'une part, ID lit des données en mémoire (qui sont les arguments de l'instruction);

Solution 2. : diviser la connection entre unité arithmétique et logique et la mémoire en deux bus.

L'un sera utilisé pour accéder aux données et l'autre, au programme.

Ceci ne résout tout de même pas l'aléa ID vs WB car

- d'une part, ID lit des données en mémoire (qui sont les arguments de l'instruction);
- d'autre part, WB écrit des données en mémoire (dans le cas où l'instruction le demande).

Solution 2. : diviser la connection entre unité arithmétique et logique et la mémoire en deux bus.

L'un sera utilisé pour accéder aux données et l'autre, au programme.

Ceci ne résout tout de même pas l'aléa ID vs WB car

- d'une part, ID lit des données en mémoire (qui sont les arguments de l'instruction);
- d'autre part, WB écrit des données en mémoire (dans le cas où l'instruction le demande).

Il y a donc ici une sollicitation simultanée du bus d'accès aux données.

Solution 2. : diviser la connection entre unité arithmétique et logique et la mémoire en deux bus.

L'un sera utilisé pour accéder aux données et l'autre, au programme.

Ceci ne résout tout de même pas l'aléa ID vs WB car

- d'une part, ID lit des données en mémoire (qui sont les arguments de l'instruction);
- d'autre part, WB écrit des données en mémoire (dans le cas où l'instruction le demande).

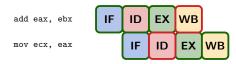
Il y a donc ici une sollicitation simultanée du bus d'accès aux données.

On peut, pour améliorer cette solution, imaginer des architectures avec plusieurs bus connectant l'unité arithmétique et logique et les données.

Un aléa de donnée survient lorsqu'une instruction I_1 a besoin d'un résultat calculé par une instruction I_0 précédente mais I_0 n'a pas encore produit un résultat exploitable.

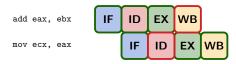
Un aléa de donnée survient lorsqu'une instruction I_1 a besoin d'un résultat calculé par une instruction I_0 précédente mais I_0 n'a pas encore produit un résultat exploitable.

Considérons un pipeline dans la configuration suivante :



Un aléa de donnée survient lorsqu'une instruction I_1 a besoin d'un résultat calculé par une instruction I_0 précédente mais I_0 n'a pas encore produit un résultat exploitable.

Considérons un pipeline dans la configuration suivante :



Problème : le **ID** de la 2^e instruction charge son argument eax. Cependant, ce chargement s'effectue avant que le **WB** de la 1^{re} instruction n'ait été réalisé. C'est donc une mauvaise (la précédente) valeur de eax qui est chargée comme argument dans la 2^e instruction.

Solution : temporiser les trois dernières étapes de la 2^e instruction en les précédant de deux bulles.

Solution : temporiser les trois dernières étapes de la $2^{\rm e}$ instruction en les précédant de deux bulles.

On obtient:



La seconde bulle est nécessaire pour éviter l'aléa structurel ID vs WB.

Solution : temporiser les trois dernières étapes de la 2^e instruction en les précédant de deux bulles.

On obtient :



La seconde bulle est nécessaire pour éviter l'aléa structurel ID vs WB.

On continue d'appliquer ce raisonnement (en ajoutant des bulles) jusqu'à ce qu'il n'y ait plus d'aléa de donnée ou structurel.

Changer, lorsque cela est sémantiquement possible, l'ordre des instructions d'un programme peut avoir une conséquence sur le nombre de bulles créées dans le pipeline (et donc sur la vitesse d'exécution).

Changer, lorsque cela est sémantiquement possible, l'ordre des instructions d'un programme peut avoir une conséquence sur le nombre de bulles créées dans le pipeline (et donc sur la vitesse d'exécution).

Considérons p.ex. les instructions en C suivantes :

```
a = a + b;

c = c + d;
```

Changer, lorsque cela est sémantiquement possible, l'ordre des instructions d'un programme peut avoir une conséquence sur le nombre de bulles créées dans le pipeline (et donc sur la vitesse d'exécution).

Considérons p.ex. les instructions en C suivantes :

```
a = a + b;

c = c + d;
```

Il existe au moins deux manière de les traduire en assembleur :

```
mov eax, [adr_a]
mov ebx, [adr_b]
add eax, ebx
mov [adr_a], eax
mov ecx, [adr_c]
mov edx, [adr_d]
add ecx, edx
mov [adr_c], ecx
```

Changer, lorsque cela est sémantiquement possible, l'ordre des instructions d'un programme peut avoir une conséquence sur le nombre de bulles créées dans le pipeline (et donc sur la vitesse d'exécution).

Considérons p.ex. les instructions en C suivantes :

```
a = a + b;

c = c + d;
```

Il existe au moins deux manière de les traduire en assembleur :

```
mov eax, [adr a]
                            mov eax, [adr a]
mov ebx, [adr b]
                            mov ebx, [adr b]
add eax, ebx
                            mov ecx, [adr c]
                            mov edx, [adr d]
mov [adr a], eax
mov ecx, [adr c]
                            add eax, ebx
mov edx, [adr d]
                            add ecx, edx
add ecx, edx
                            mov [adr a], eax
mov [adr c], ecx
                            mov [adr c], ecx
```

La première version est une traduction directe du programme en C.

Elle provoque cependant de nombreux aléas de donnée à cause des instructions mov et add trop proches et opérant sur des mêmes données.

La première version est une traduction directe du programme en C.

Elle provoque cependant de nombreux aléas de donnée à cause des instructions mov et add trop proches et opérant sur des mêmes données.

La seconde version utilise l'idée suivante.

On sépare deux instructions qui se partagent la même donnée par d'autres instructions qui leur sont indépendantes. Ceci permet de diminuer le nombre de bulles dans le pipeline.

Un aléa de contrôle survient systématiquement lorsqu'une instruction de saut est exécutée.

Un aléa de contrôle survient systématiquement lorsqu'une instruction de saut est exécutée.

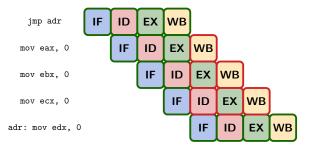
Si I est une instruction de saut, il est possible qu'une instruction I' qui suit I dans le pipeline ne doive pas être exécutée. Il faut donc éviter l'étape **EX** de I' (parce qu'elle modifie la mémoire).

Un aléa de contrôle survient systématiquement lorsqu'une instruction de saut est exécutée.

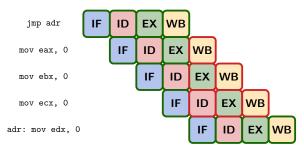
Si I est une instruction de saut, il est possible qu'une instruction I' qui suit I dans le pipeline ne doive pas être exécutée. Il faut donc éviter l'étape **EX** de I' (parce qu'elle modifie la mémoire).

L'adresse cible d'une instruction de saut est calculée lors de l'étape \mathbf{EX} . Ensuite, lors de l'étape \mathbf{WB} , le registre eip est mis à jour.

Considérons un pipeline dans la configuration suivante :



Considérons un pipeline dans la configuration suivante :



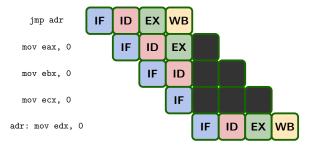
Problème : la 1^{re} instruction, qui est un saut, ordonne le fait qu'il faut interrompre le plus tôt possible l'exécution des trois instructions suivantes (situées entre la source et la cible du saut).

Ces trois instructions sont chargées inutilement dans le pipeline.

Solution : ne pas exécuter les étapes des instructions sautées après avoir exécuté le **WB** de l'instruction de saut.

Solution : ne pas exécuter les étapes des instructions sautées après avoir exécuté le **WB** de l'instruction de saut.

On obtient :

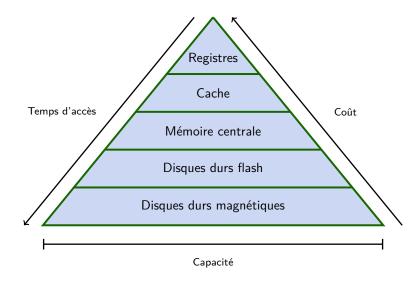


Ce faisant, trois cycles d'horloge ont été perdus.

Plan

- 4 Optimisations
 - Pipelines
 - Mémoires

Les trois dimensions de la mémoire



Mémoires

Les caractéristiques principales des mémoires — en plus des dimensions capacité, temps d'accès et coût — sont

 la volatilité (présence obligatoire ou non de courant électrique pour conserver les données mémorisées);

Mémoires

Les caractéristiques principales des mémoires — en plus des dimensions capacité, temps d'accès et coût — sont

- la volatilité (présence obligatoire ou non de courant électrique pour conserver les données mémorisées);
- le nombre de réécritures possibles ;

Les caractéristiques principales des mémoires — en plus des dimensions capacité, temps d'accès et coût — sont

- la volatilité (présence obligatoire ou non de courant électrique pour conserver les données mémorisées);
- le nombre de réécritures possibles ;
- le débit de lecture;

Les caractéristiques principales des mémoires — en plus des dimensions capacité, temps d'accès et coût — sont

- la volatilité (présence obligatoire ou non de courant électrique pour conserver les données mémorisées);
- le nombre de réécritures possibles ;
- le débit de lecture;
- le débit d'écriture.

Voici les caractéristiques de quelques mémoires :

 registre : volatile, réécriture possible, temps d'accès de l'ordre de 1 ns;

- registre : volatile, réécriture possible, temps d'accès de l'ordre de 1 ns;
- mémoire morte (ROM, Read Only Memory) : non volatile, pas de réécriture possible, temps d'accès de l'ordre de 150 ns;

- registre : volatile, réécriture possible, temps d'accès de l'ordre de 1 ns;
- mémoire morte (ROM, Read Only Memory) : non volatile, pas de réécriture possible, temps d'accès de l'ordre de 150 ns;
- mémoire vive (RAM, Random Access Memory) : volatile, réécriture possible, débit de lecture/écriture de l'ordre de 8 Gio/s, temps d'accès de l'ordre de de 10 ns;

- registre : volatile, réécriture possible, temps d'accès de l'ordre de 1 ns;
- mémoire morte (ROM, Read Only Memory) : non volatile, pas de réécriture possible, temps d'accès de l'ordre de 150 ns;
- mémoire vive (RAM, Random Access Memory) : volatile, réécriture possible, débit de lecture/écriture de l'ordre de 8 Gio/s, temps d'accès de l'ordre de de 10 ns;
- mémoire flash : non volatile, réécriture possible (de l'ordre de 10⁵ fois), débit de lecture/écriture de l'ordre de 500 Mio/s, temps d'accès de l'ordre de 0.1 ms;

- registre: volatile, réécriture possible, temps d'accès de l'ordre de 1 ns;
- mémoire morte (ROM, Read Only Memory) : non volatile, pas de réécriture possible, temps d'accès de l'ordre de 150 ns;
- mémoire vive (RAM, Random Access Memory) : volatile, réécriture possible, débit de lecture/écriture de l'ordre de 8 Gio/s, temps d'accès de l'ordre de de 10 ns;
- mémoire flash : non volatile, réécriture possible (de l'ordre de 10⁵ fois), débit de lecture/écriture de l'ordre de 500 Mio/s, temps d'accès de l'ordre de 0.1 ms;
- mémoire de masse magnétique : non volatile, réécriture possible, débit de lecture/écriture de l'ordre de 100 Mio/s, temps d'accès de l'ordre de 10 ms.

Problématique : comment optimiser les accès mémoire ?

Problématique : comment optimiser les accès mémoire ?

On se base sur les deux principes raisonnables suivants.

Problématique : comment optimiser les accès mémoire?

On se base sur les deux principes raisonnables suivants.

Localité temporelle : si une zone de la mémoire a été considérée à un instant t donné, elle a une forte chance d'être reconsidérée à un instant t' proche de t.

Problématique : comment optimiser les accès mémoire?

On se base sur les deux principes raisonnables suivants.

Localité temporelle : si une zone de la mémoire a été considérée à un instant t donné, elle a une forte chance d'être reconsidérée à un instant t' proche de t.

La localité temporelle s'observe par exemple dans les boucles : la variable de contrôle de la boucle est régulièrement lue / modifiée.

Problématique : comment optimiser les accès mémoire?

On se base sur les deux principes raisonnables suivants.

Localité temporelle : si une zone de la mémoire a été considérée à un instant t donné, elle a une forte chance d'être reconsidérée à un instant t' proche de t.

La localité temporelle s'observe par exemple dans les boucles : la variable de contrôle de la boucle est régulièrement lue / modifiée.

Localité spatiale : si une zone de la mémoire à une adresse x donnée a été considérée, les zones de la mémoire d'adresses x' avec x' proche de x ont une forte chance d'être considérées.

Problématique : comment optimiser les accès mémoire?

On se base sur les deux principes raisonnables suivants.

Localité temporelle : si une zone de la mémoire a été considérée à un instant t donné, elle a une forte chance d'être reconsidérée à un instant t' proche de t.

La localité temporelle s'observe par exemple dans les boucles : la variable de contrôle de la boucle est régulièrement lue / modifiée.

Localité spatiale : si une zone de la mémoire à une adresse x donnée a été considérée, les zones de la mémoire d'adresses x' avec x' proche de x ont une forte chance d'être considérées.

La localité spatiale s'observe dans la manipulation de tableaux ou bien de la pile : les données sont organisées de manière contiguë en mémoire.

Problématique : comment optimiser les accès mémoire?

On se base sur les deux principes raisonnables suivants.

Localité temporelle : si une zone de la mémoire a été considérée à un instant t donné, elle a une forte chance d'être reconsidérée à un instant t' proche de t.

La localité temporelle s'observe par exemple dans les boucles : la variable de contrôle de la boucle est régulièrement lue / modifiée.

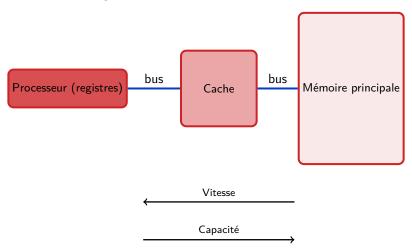
Localité spatiale : si une zone de la mémoire à une adresse x donnée a été considérée, les zones de la mémoire d'adresses x' avec x' proche de x ont une forte chance d'être considérées.

La localité spatiale s'observe dans la manipulation de tableaux ou bien de la pile : les données sont organisées de manière contiguë en mémoire.

Ces deux principes impliquent le fait qu'à un instant donné, un programme n'accède qu'à une petite partie de son espace d'adressage.

Organisation de la mémoire

La mémoire est organisée comme suit :



La mémoire cache est une mémoire très rapide en lecture et en écriture (entre les registres et la mémoire centrale).

La mémoire cache est une mémoire très rapide en lecture et en écriture (entre les registres et la mémoire centrale).

Elle est constituée de plusieurs couches : L1, L2, L3 où L1 a la plus petite capacité (de l'ordre de 128 Kio) et la plus grande vitesse, et L3 a la plus grande capacité (de l'ordre de 10 Mio) et la plus petite vitesse.

La mémoire cache est une mémoire très rapide en lecture et en écriture (entre les registres et la mémoire centrale).

Elle est constituée de plusieurs couches : L1, L2, L3 où L1 a la plus petite capacité (de l'ordre de 128 Kio) et la plus grande vitesse, et L3 a la plus grande capacité (de l'ordre de 10 Mio) et la plus petite vitesse.

Il fonctionne de la manière suivante :

1 le processeur demande à lire une donnée en mémoire;

La mémoire cache est une mémoire très rapide en lecture et en écriture (entre les registres et la mémoire centrale).

Elle est constituée de plusieurs couches : L1, L2, L3 où L1 a la plus petite capacité (de l'ordre de 128 Kio) et la plus grande vitesse, et L3 a la plus grande capacité (de l'ordre de 10 Mio) et la plus petite vitesse.

Il fonctionne de la manière suivante :

- I le processeur demande à lire une donnée en mémoire;
- 2 la mémoire cache, couche par couche, est interrogée :

La mémoire cache est une mémoire très rapide en lecture et en écriture (entre les registres et la mémoire centrale).

Elle est constituée de plusieurs couches : L1, L2, L3 où L1 a la plus petite capacité (de l'ordre de 128 Kio) et la plus grande vitesse, et L3 a la plus grande capacité (de l'ordre de 10 Mio) et la plus petite vitesse.

Il fonctionne de la manière suivante :

- 1 le processeur demande à lire une donnée en mémoire;
- 2 la mémoire cache, couche par couche, est interrogée :
 - 1 si elle contient la donnée, elle la communique au processeur;
 - sinon, la mémoire principale est interrogée. La mémoire principale envoie la donnée vers la mémoire cache qui l'enregistre (pour optimiser une utilisation ultérieure) et la transmet au processeur.

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.

V	Indicateur	Mot_1	Mot_2	Mot_3	Mot_4
---	------------	-------	-------	-------	-------

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.



■ V est un bit de validité : il informe si la ligne est utilisée.

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.



- V est un **bit de validité** : il informe si la ligne est utilisée.
- Indicateur permet de connaître l'adresse en mémoire principale des données représentées par la ligne.

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.



- V est un bit de validité : il informe si la ligne est utilisée.
- Indicateur permet de connaître l'adresse en mémoire principale des données représentées par la ligne.
- Mot_1, Mot_2, Mot_3 et Mot_4 contiennent des **données**.

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.



- V est un bit de validité : il informe si la ligne est utilisée.
- Indicateur permet de connaître l'adresse en mémoire principale des données représentées par la ligne.
- Mot_1, Mot_2, Mot_3 et Mot_4 contiennent des **données**.

La ligne est la plus petite donnée qui peut circuler entre la mémoire cache et la mémoire principale.

La mémoire cache est organisée en lignes. Chaque ligne est en général constituée de 32 octets.



- V est un bit de validité : il informe si la ligne est utilisée.
- Indicateur permet de connaître l'adresse en mémoire principale des données représentées par la ligne.
- Mot_1, Mot_2, Mot_3 et Mot_4 contiennent des données.

La ligne est la plus petite donnée qui peut circuler entre la mémoire cache et la mémoire principale.

Le mot est la plus petite donnée qui peut circuler entre le processeur et la mémoire cache. Celui-ci est en général composé de 4 octets.

Invariant important : toute donnée représentée dans la mémoire cache est également présente dans la mémoire centrale. C'est la propriété d'inclusion.

Invariant important : toute donnée représentée dans la mémoire cache est également présente dans la mémoire centrale. C'est la propriété d'inclusion.

Ceci implique que lorsqu'une donnée qui figure dans la mémoire cache est modifiée, il faut également modifier l'instance de la donnée située en mémoire principale.

Invariant important : toute donnée représentée dans la mémoire cache est également présente dans la mémoire centrale. C'est la propriété d'inclusion.

Ceci implique que lorsqu'une donnée qui figure dans la mémoire cache est modifiée, il faut également modifier l'instance de la donnée située en mémoire principale.

Il existe deux stratégies pour cela :

l'écriture simultanée : lorsqu'une ligne du cache est modifiée, la mémoire principale est immédiatement mise à jour. Cette méthode est lente.

Invariant important : toute donnée représentée dans la mémoire cache est également présente dans la mémoire centrale. C'est la propriété d'inclusion.

Ceci implique que lorsqu'une donnée qui figure dans la mémoire cache est modifiée, il faut également modifier l'instance de la donnée située en mémoire principale.

Il existe deux stratégies pour cela :

- l'écriture simultanée : lorsqu'une ligne du cache est modifiée, la mémoire principale est immédiatement mise à jour. Cette méthode est lente.
- 2 La recopie : lorsqu'une ligne du cache est modifiée, on active un drapeau qui la signale comme telle et la mémoire principale n'est mise à jour que lorsque nécessaire (juste avant de modifier à nouveau la ligne du cache en question).

Stratégies d'écriture dans la mémoire cache

Il existe plusieurs stratégies d'écriture dans la mémoire cache, plus ou moins complexes et plus ou moins rapides :

Stratégies d'écriture dans la mémoire cache

Il existe plusieurs stratégies d'écriture dans la mémoire cache, plus ou moins complexes et plus ou moins rapides :

- l'organisation à correspondance directe : à toute donnée est associée une position dans la mémoire cache (par un calcul modulaire).
 - Si une donnée doit être écrite dans la mémoire cache à un endroit déjà occupé, ce dernier est écrasé.

Stratégies d'écriture dans la mémoire cache

Il existe plusieurs stratégies d'écriture dans la mémoire cache, plus ou moins complexes et plus ou moins rapides :

- l'organisation à correspondance directe : à toute donnée est associée une position dans la mémoire cache (par un calcul modulaire).
 - Si une donnée doit être écrite dans la mémoire cache à un endroit déjà occupé, ce dernier est écrasé.
- L'organisation totalement associative : une donnée peut se retrouver à une place quelconque dans la mémoire cache.
 - Si une donnée doit être écrite dans la mémoire cache à un endroit déjà occupé, une position aléatoire est générée pour tenter de placer la nouvelle donnée.